

Polymorfní obvody na bázi ambipolárních tranzistorů

Jan Nevoral

1. ročník, prezenční studium
Školitel: Richard Růžička

Fakulta informačních technologií, Vysoké učení technické v Brně
Božetěchova 2, 612 66 Brno, Česká Republika
inevoral@fit.vutbr.cz

Abstrakt—Cílem této práce je představit novou metodu pro evoluční návrh polymorfních obvodů na úrovni tranzistorů. K dosažení rychlého a přitom dostatečně přesného ohodnocení obvodu je využit diskretní simulátor. Navržený přístup byl testován na množině polymorfních hradel řízených přehozením napájecích přívodů. Ukázalo se, že je metoda schopná navrhovat funkční řešení. Bylo vytvořeno několik polymorfních obvodů na bázi ambipolárních tranzistorů, které jsou sestaveny z menšího počtu tranzistorů než stejná dosud publikovaná hradla. Díky navržené metodě byla také objevena nová třída polymorfních hradel – hradla s MOSFET tranzistory přepínaná změnou polaritu napájení. Ty mají pravděpodobně nejlepší parametry z dosud známých polymorfních hradel postavených z konvenčních tranzistorů.

Klíčová slova—*polymorfní elektronika, ambipolární tranzistor, číslicový obvod, logické hradlo, evoluční návrh, CGP.*

I. ÚVOD

V současné době je většina výpočetních strojů založena na prvcích na bázi anorganických polovodičových materiálů, jako je křemík. Nejčastěji se jedná o tranzistory použité v roli spínačů, z nichž jsou sestavena logická hradla, která realizují základní booleovské funkce. Z hradel jsou nakonec pomocí syntézních prostředků skládány složitější obvody, které již mohou realizovat žádaný algoritmus. Pro návrh takovéto elektroniky, označované jako konvenční, jsou již automatizované postupy známé.

V dnešní době existují však již i jiná, alternativní řešení, která mohou v použitém systému přinášet jisté výhody. Za tyto nekonvenční technologie lze považovat například obvody založené na organických polovodičích, polovodičových prvcích na bázi grafenu nebo křemíkových nanodrátků, které vykazují různé chování v závislosti na stavu okolního prostředí. Toho je možné využít v polymorfní elektronice, která v závislosti na stavu okolního prostředí realizuje různé funkce. Smyslem použití polymorfní elektroniky může být úspora prostředků použitých při realizaci stejné funkčnosti konvenční elektronikou nebo jiná přidaná hodnota oproti klasickému řešení.

Návrh polymorfních hradel není pro návrháře jednoduchá úloha především proto, že je při návrhu nutné myslet na všechny funkce, které má obvod schopný vykonávat. Proto je také většina existujících polymorfních hradel výsledkem evolučního návrhu. Do této chvíle však nebyla publikována

žádná evoluční metoda pro návrh polymorfních obvodů na bázi ambipolárních tranzistorů, které mohou být základním stavebním prvkem polymorfních obvodů.

Tento článek shrnuje základní principy polymorfní elektroniky, vlastnosti ambipolárních tranzistorů a představuje implementovaný systém pro evoluční návrh polymorfních hradel, pomocí něhož bylo vytvořeno několik hradel s menším počtem tranzistorů, než využívala stejná dosud publikovaná hradla.

II. POLYMORFNÍ ELEKTRONIKA

Polymorfní elektronika [1] je oblast elektroniky, která se zabývá číslicovými elektronickými obvody, jež dokážou plnit více než jednu funkci, zatímco jejich zapojení zůstává stále stejné. Aktuálně prováděná funkce závisí na stavu okolního prostředí. Všechny funkce jsou do obvodu zabudovány úmyslně již při jeho návrhu, nejedná se tedy například o poruchový stav systému způsobený překročením provozních parametrů obvodu.

Polymorfní obvod je prostorově (tedy co do počtu tranzistorů nebo plochy čipu) skromnější než obvod navržený konvenčními postupy, jež se skládá z několika monofunkčních obvodů, které se podle stavu prostředí přepínají. Detekce stavu prostředí je přirozenou součástí obvodu, na úrovni tranzistorů je provázána s jeho dalšími funkcemi. Přepínání mezi funkcemi se tedy děje u polymorfního obvodu přirozeně a okamžitě, není třeba čekat například na dokončení rekonfigurace.

Stav okolního prostředí lze často popsat hodnotou nějaké fyzikální veličiny, pro konkrétní stav prostředí lze jednoznačně určit, jakou funkci bude obvod plnit. Mezi stavy okolního prostředí můžeme zařadit jeho teplotu, velikost napájecího napětí systému, jeho polaritu nebo například napětí na speciálním vodiči.

Polymorfní obvod se stejně jako klasický obvod typicky skládá z menších částí, polymorfních hradel. Několik takových hradel již bylo v minulosti publikováno [1]:

- **Hradla řízená teplotou:** and/or, nand/nor
- **Hradla řízená napájecím napětím:** and/or, nand/nor
- **Hradla řízená speciálním signálem:** and/or, nand/nor, nand/xor, and/or/xor

Velkým problémem polymorfních hradel řízených velikostí napájecího napětí je jejich spotřeba, která je při určitých kombinacích vstupních hodnot příliš velká. Stejně tak jsou výstupní úrovně některých hradel příliš vzdáleny těm ideálním.

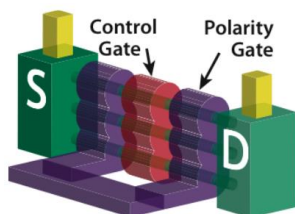
Polymorfní hradla se dvěma funkcemi, která jsou řízena napětím na speciálním signálu, většinou využívají pro tyto funkce napájecí napětí obvodu a napětí 0 V. Lze je tedy považovat za kombinační obvody s jedním vstupem navíc a navrhovat je klasickými metodami.

V rámci disertační práce se zabývám především návrhem polymorfních obvodů řízených polaritou napájecího napětí (přepínáním napájecích přívodů), které jsou sestaveny z MOSFET nebo čtyřvývodových ambipolárních tranzistorů. Tyto obvody mají nízkou spotřebu, neboť jsou na rozdíl od některých z výše zmíněných hradel navrženy tak, aby nikdy nedocházelo ke zkratu mezi napájecím napětím a zemí. Stejně tak poskytují navržené obvody kvalitní výstupní úroveň. Návrhem polymorfních hradel se zabývá na FIT VUT i Ing. Radek Tesař. Ten však využívá ambipolárního chování tranzistorů se třemi elektrodami [2].

III. AMBIPOLÁRNÍ TRANZISTORY

Vývoj tranzistorů na bázi křemíku postupně naráží na technologické limity. V poslední letech se však začínají objevovat polovodičové materiály, které by mohly křemík nahradit. Některé z těchto materiálů vykazují ambipolární chování.

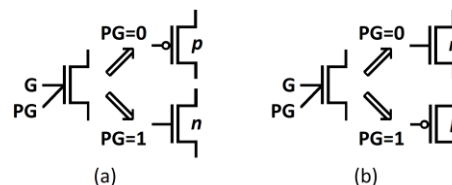
Ambipolární tranzistory [3] jsou FET tranzistory, které jsou nejčastěji konstruovány se čtyřmi vývody. K těm klasickým (*source*, *drain*, *control gate*) přibyl čtvrtý, označovaný jako *polarity gate*. Čtyřvývodové ambipolární tranzistory již byly popsány v několika technologiích: křemíkových nanodrátčích (SiNWs), grafenu a karbonových nanotrubičkách (CNTFET). Tranzistor vyrobený z takového materiálu se pak může za určitých podmínek chovat jako tranzistor typu P, za jiných jako tranzistor typu N. Na Obrázku 1 je zobrazen tranzistor založený na křemíkových nanodrátčích, který takovéto chování vykazuje.



Obrázek 1: Struktura ambipolárního SiNW tranzistoru [3].

Chování ambipolárních tranzistorů se liší podle použitých technologií [3] [4]. Mohou být rozděleny do dvou kategorií:

- *Typ 1*: Při logické jedničce na *polarity gate* vykazují chování tranzistorů typu n-MOS, při logické nule tranzistorů typu p-MOS – viz Obrázek 2a.
- *Typ 2*: Při logické jedničce na *polarity gate* se chovají jako tranzistory typu p-MOS, při logické nule jako tranzistory typu n-MOS – viz Obrázek 2b.



Obrázek 2: Chování ambipolárního tranzistoru typu 2 [4].

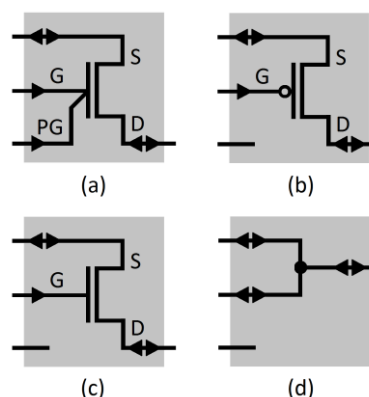
IV. NÁVRH POLYMORFNÍCH HRADEL

Návrh polymorfních číslicových obvodů [1] je definován jako hledání grafu G, který reprezentuje zapojení obvodu tak, aby obvod dokázal realizovat všechny zamýšlené funkce. Při změně funkce obvodu se tedy musí změnit pouze funkce jeho jednotlivých komponent, zapojení (graf G) zůstává stále stejné.

Návrh číslicové polymorfní elektroniky probíhá v současnosti pouze na úrovni hradel. Samotná polymorfní hradla se pak navrhují na úrovni tranzistorů. K návrhu polymorfních hradel se používají nejčastěji dva způsoby:

- **Ad hoc** – Menší a jednodušší polymorfní obvody je někdy možné syntetizovat bez použití nějakých technik, pouze s využitím zkušeností návrháře.
- **Kartézské genetické programování** – Kandidátní řešení jsou reprezentována pomocí orientovaných grafů. Tyto grafy (s pevně daným počtem uzlů) jsou zakódovány do stejně dlouhých posloupností čísel a hledání hradel probíhá pomocí záměny čísel na jednotlivých pozicích posloupnosti. Vzhledem k velikosti stavového prostoru se používá zejména evoluční návrh.

Autor tohoto článku vytvořil systém založený na kartézském genetickém programování (CGP), který umožňuje evoluční návrh polymorfních hradel a jednoduchých polymorfních obvodů využívajících čtyřvývodové ambipolární tranzistory. Byla zvolena reprezentace, kde každý uzel může plnit funkci propojky, n-MOS, p-MOS nebo ambipolárního tranzistoru. Některé vstupy uzlů jsou nevyužité – viz Obrázek 3.



Obrázek 3: Funkce uzlů v CGP navrženého systému: (a) ambipolární transistor, (b) p-MOS transistor, (c) n-MOS transistor, (d) propojka.

Graf je rozdělen do mřížky s m sloupci a n řádky uzlů, každý uzel má pomyslné tři vstupy a jeden výstup. Vstupy

mohou být zapojeny na výstupy uzlů z přecházejících sloupců nebo vstupy celého obvodu, mezi něž spadá i napájecí napětí obvodu. Výstup (popř. výstupy) celého obvodu může být připojen na libovolný vstup celého obvodu nebo na výstup některého z uzlů. Takovouto reprezentací je možné zapsat libovolný obvod složený ze zmíněných tranzistorů.

Evoluční návrh pracuje na principu generování a testování mnoha kandidátních řešení, proto má výkonnost simulátoru významný vliv na škálovatelnost celého evolučního přístupu. Kandidátní řešení je možné evaluovat použitím přesného SPICE simulátoru [5], rekonfigurovatelného analogového obvodu [6], Žaloudek navrhl přístup založený na jednoduchém simulátoru [7]. Žádný ze zmíněných postupů však není ideální – přesná simulace pomocí SPICE je časově náročná, u ostatních návrhů simulace se projevovala odchylka od reality. Z tohoto důvodu byl po vzoru [8] implementován vlastní diskrétní simulátor, který vychází z vícehodnotové simulace a snaží se co nejvíce reflektovat chování tranzistorů včetně degradace signálů. V případě rozpoznání zkratu dokáže vyhodnocení obvodu předčasně ukončit.

Implementovaný systém je schopný navrhovat polymorfni obvody a hradla řízená napájecím napětím i napětím na speciálním signálu. Při návrhu je možné zvolit požadovaný typ ambipolárních tranzistorů – typ 1 i typ 2. Systém pomocí evoluce hledá obvod, který pro dané kombinace vstupních vektorů generuje požadované výstupní hodnoty. Ty jsou vždy nedegradované. Pokud je obvod nalezen, pokračuje se s evolucí dále s cílem nalézt řešení s minimálním počtem tranzistorů. Po předem daném počtu generací je evoluce vždy ukončena.

Nalezené obvody s minimálním počtem tranzistorů často obsahují tranzistory, které spínají některé vstupní signály přímo na výstupní, proto umožňuje systém také hledání obvodů s vysokou vstupní a nízkou výstupní impedancí. Dalším rozšířením je například omezení zapojení *polarity gate* ambipolárních tranzistorů na vodič řídicí polymorfni funkci obvodu nebo jeho negaci, čímž by se mohl zjednodušit návrh čipu s ambipolárními tranzistory. U obvodů řízených polaritou napájecího napětí jsou to právě oba vývody napájecího napětí.

V. DOSAŽENÉ VÝSLEDKY

Systém popsany v předchozí kapitole byl využit k návrhu polymorfni hradel. Byla generována hradla řízená speciálním signálem i hradla řízená polaritou napájecího napětí. Z důvodů popsanych v kapitole 2 byl však důraz kladen především na druhý způsob ovládání polymorfni hradel.

A. Polymorfni hradla řízená polaritou napájecího napětí složená z ambipolárních a MOSFET tranzistorů

Aby bylo zjištěno, která hradla řízená polaritou napájecího napětí lze vůbec pomocí ambipolárních tranzistorů vytvořit, byla zahájena evoluce vybraných hradel bez jakýchkoliv omezení. K tomuto účelu bylo vybráno celkem 36 polymorfni hradel vytvořených kombinacemi identity (id), negace (not) a základních dvou vstupních hradel (and, nand, or, nor, xor, xnor). Id/id značí polymorfni multiplexor, not/not polymorfni invertor. Hradla and/and, nand/nand apod. jsou invariantní vůči záměně napájecích přívodů obvodu.

Jak je možné vidět v Tabulce 1, pro libovolnou vstupní a výstupní impedanci a ambipolární tranzistory typu 1 bez omezení na zapojení vývodu polarity gate byla nalezena všechna polymorfni hradla řízená změnou polarity napájecího napětí, včetně multiplexoru.

Tabulka 1: Minimální počet tranzistorů (MOSFET a ambipolárních typu 1) nutných pro konstrukci polymorfni hradel řízených polaritou napájecího napětí

	Id	Not	And	Nand	Or	Nor	Xor	Xnor
Id	4	4	7	6	7	6	8	8
Not	-	2	6	6	6	6	7	7
And	-	-	5	7	5	7	7	7
Nand	-	-	-	4	7	4	7	7
Or	-	-	-	-	9	7	7	7
Nor	-	-	-	-	-	4	7	7
Xor	-	-	-	-	-	-	6	4
Xnor	-	-	-	-	-	-	-	6

B. Polymorfni hradla řízená polaritou napájecího napětí složená z ambipolárních tranzistorů

Při návrhu obvodů je vhodné, aby byly všechny tranzistory stejného typu a nekombinovaly se různé technologie, neboť kombinace technologií komplikuje výrobu obvodu. Z 36 hradel navrhovaných v předchozí podkapitole byly evolucí nalezeny čtyři, které využívají pouze ambipolární tranzistory: nand/nor, and/or, xor/xnor a invertor. Minimální počty ambipolárních tranzistorů nutných pro jejich realizaci zobrazuje tabulka 2.

Tabulka 2: Minimální počet ambipolárních tranzistorů nutných pro konstrukci polymorfni hradel řízených polaritou napájecího napětí

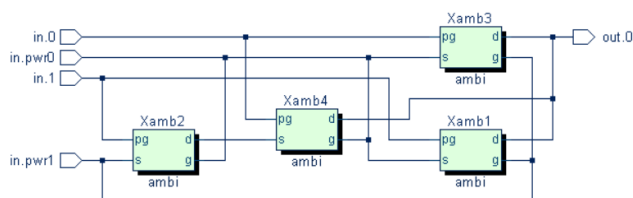
	Typ ambipolárních tranzistorů	
	Typ 1	Typ 2
Not/not	2	2
Nand/nor	4	4
And/or	5	3
Xor/xnor	4	5

Polymorfni hradlo nand/nor se 4 ambipolárními tranzistory již představili Yang a Mohanram [9]. Stejně tak popsali hradlo xor/xnor se 4 tranzistory. Toto hradlo však předpokládá existenci negací obou vstupních signálů. Pro realizaci by ho tedy bylo nutné doplnit dvěma invertory, čímž by počet tranzistorů vzrostl na 8. Evolučním návrhem byla nalezena hradla xor/xnor se **4 až 8 tranzistory** v závislosti na použitém typu ambipolárních tranzistorů, nárocích na vstupní a výstupní impedanci a rozpoznání degradovaných úrovní na control a polarity gate tranzistorů.

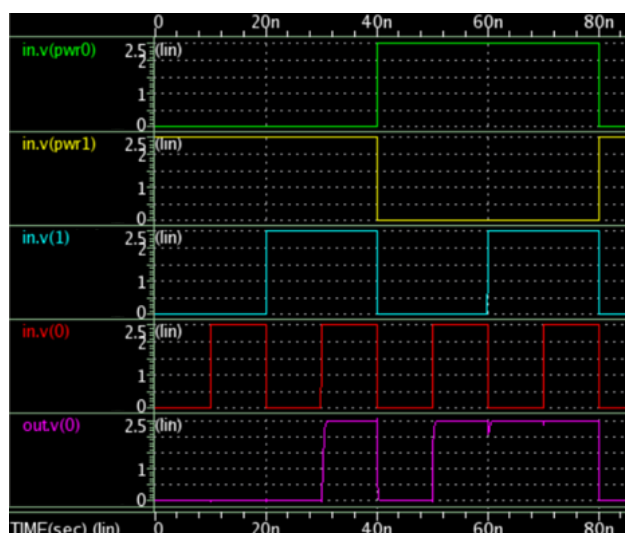
Polymorfni hradlo and/or nebylo dosud nikde prezentováno, jednoduše by ho však bylo možné realizovat 6 tranzistory pomocí hradla nand/nor a invertoru. Evolučním návrhem vznikla hradla and/or se **3 až 6 tranzistory**. K realizaci hradla and/or s vysokou vstupní impedancí stačí například pouze čtyři tranzistory typu 2 – viz Obrázek 4.

Evolvovaná hradla byla ověřena simulačním nástrojem HSPICE pomocí modelů chování obou typů ambipolárních

tranzistorů. Výsledek simulace obvodu z Obrázku 4 je zobrazen na Obrázku 5.



Obrázek 4: Polymorfni hradlo and/or s vysokou vstupní a nízkou impedancí řízené polaritou napájecího napětí



Obrázek 5: Výsledek simulace hradla and/or z Obrázku 4.

VI. ZÁVĚR

Byla vytvořena metoda, která umožňuje evoluční návrh polymorfních hradel přímo na úrovni tranzistorů. Pomocí této metody bylo navrženo několik hradel s menším počtem tranzistorů, než využívají dosud publikovaná. V tuto chvíli je v přípravě článek o vytvořeném systému pro návrh polymorfních hradel, stejně tak článek s evolvovanými hradly and/or a xor/xnor. V průběhu práce se zrodila myšlenka na implementaci polymorfni elektroniky řízené změnou polarity napájecího napětí čistě pomocí MOSFET tranzistorů, jejichž chování je dobře známé, existují přesné simulační modely a v dnešní době není problém čipy s těmito tranzistory jednoduše vyrobit. Evoluční návrh v implementovaném systému ukázal, že mnoho takovýchto hradel vytvořit lze, čímž se otevírá další možný směr polymorfni elektroniky.

CÍLE DISERTAČNÍ PRÁCE

Experimenty popsané v tomto článku ukázaly zajímavou možnost ovládat polymorfni hradla složená z MOSFET tranzistorů pomocí změny polarity napájecího napětí. Tímto směrem by se tedy mohl vydat další výzkum, který by prozkoumal možnosti, jenž tento směr přináší.

Do této chvíle se polymorfni hradla s běžnými MOSFET tranzistory realizovala jako analogové obvody, byla snaha měnit funkci například zvýšením nebo snížením napájecího napětí. S myšlenkou polymorfních hradel ovládaných změnou polarity napájecího napětí, která jsou složena čistě z MOSFET tranzistorů, dosud nikdo nepřišel, nebyla tedy zkoumána. V řadě aplikací je přehození polarity obvodu nepraktické a mohlo by ohrozit ostatní části systému, nicméně v některých třídách aplikací jako watermarking, PUF nebo diagnostika přehození polarity vadit nemusí.

Střídání polarity napájecího napětí (záměna napájecích přívodů) navíc na rozdíl od "analogových" polymorfních hradel vykazuje digitální chování, čímž by se nemusely projevit nečistoty původních analogových polymorfních hradel s MOSFET tranzistory. Došlo by k úspoře místa na čipu (rozdíly velikostí tranzistorů u analogových obvodů byly až desetinásobné), ke snížení spotřeby (žádné stavy systému by cíleně neobsahovaly zkrat) a výstupní napěťové úrovně hradel by odpovídaly výstupním úrovním klasických obvodů z MOSFET tranzistorů. V současné době jsou navíc oproti čtyřvývodovým ambipolárním tranzistorům dostupné simulační modely těchto tranzistorů, což by umožnilo přesnou simulaci navržených obvodů.

PODĚKOVÁNÍ

Tato práce vznikla za podpory národního COST projektu LD14055 Nekonenční návrhové techniky pro číslicové obvody s vlastní rekonfigurací: od materiálů k implementaci.

REFERENCE

- [1] R. Růžička, "Polymorfni elektronika," habilitační práce, FIT VUT v Brně, 2011.
- [2] R. Tesař, "Komponenty pro polymorfni číslicové obvody na bázi ambipolárních tranzistorů," Sborník příspěvků PAD2014, Malá Skála: Liberec University of Technology, 2014, pp. 25-32.
- [3] O. Turkyilmaz, F. Clermidy, L. G. Amaru, P.-E. Gaillardon, and G. De Micheli, "Self-Checking Ripple-Carry Adder with Ambipolar Silicon NanoWire FET," 2013 IEEE International Symposium on Circuits and Systems (ISCAS2013), pp.2127-2130, May 2013.
- [4] M. H. Ben-Jamaa, K. Mohanram, and G. De Micheli, "An Efficient Gate Library for Ambipolar CNTFET Logic," IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, vol. 30, no. 2, pp. 242-255, Jan. 2011.
- [5] J. Walker, J. Hilder, and A. Tyrrell, "Towards evolving industry-feasible intrinsic variability tolerant CMOS designs," IEEE Congress on Evolutionary Computation, 2009, pp. 1591-1598.
- [6] M. Trefzer, "Evolution of Transistor Circuits," dizertační práce, Ruprecht-Karls-Universität Heidelberg, 2006.
- [7] L. Žaloudek L., and L. Sekanina, "Transistor-Level Evolution of Digital Circuits Using a Special Circuit Simulator," Evolvable Systems: From Biology to Hardware, LNCS, vol. 5216, Springer Verlag, 2008, pp. 320-331.
- [8] V. Mrazek, and Z. Vašiček, "Evolutionary Design of Transistor Level Digital Circuits using Discrete Simulation," Genetic Programming, 18th European Conference, EuroGP 2015. Berlin: Springer International Publishing, 2015, pp. 66-77.
- [9] X. Yang, K. Mohanram, "Ambipolar electronics," Rice University Technical Report TREE1002, 2010.