

Cíl přednášky:

- Vysvětlit principy konstrukce a principy činnosti sběrnice PCI, dát je do relace s obecnými principy konstrukce systémových sběrnic.
- Upozornit na odlišnosti konstrukce sběrnice PCI od předcházejících typů systémových sběrnic.
- Na způsobu konstrukce sběrnice PCI nalézt obecně platné principy a odlišit je od principů, které jsou výjimečné právě pro sběrnici PCI.

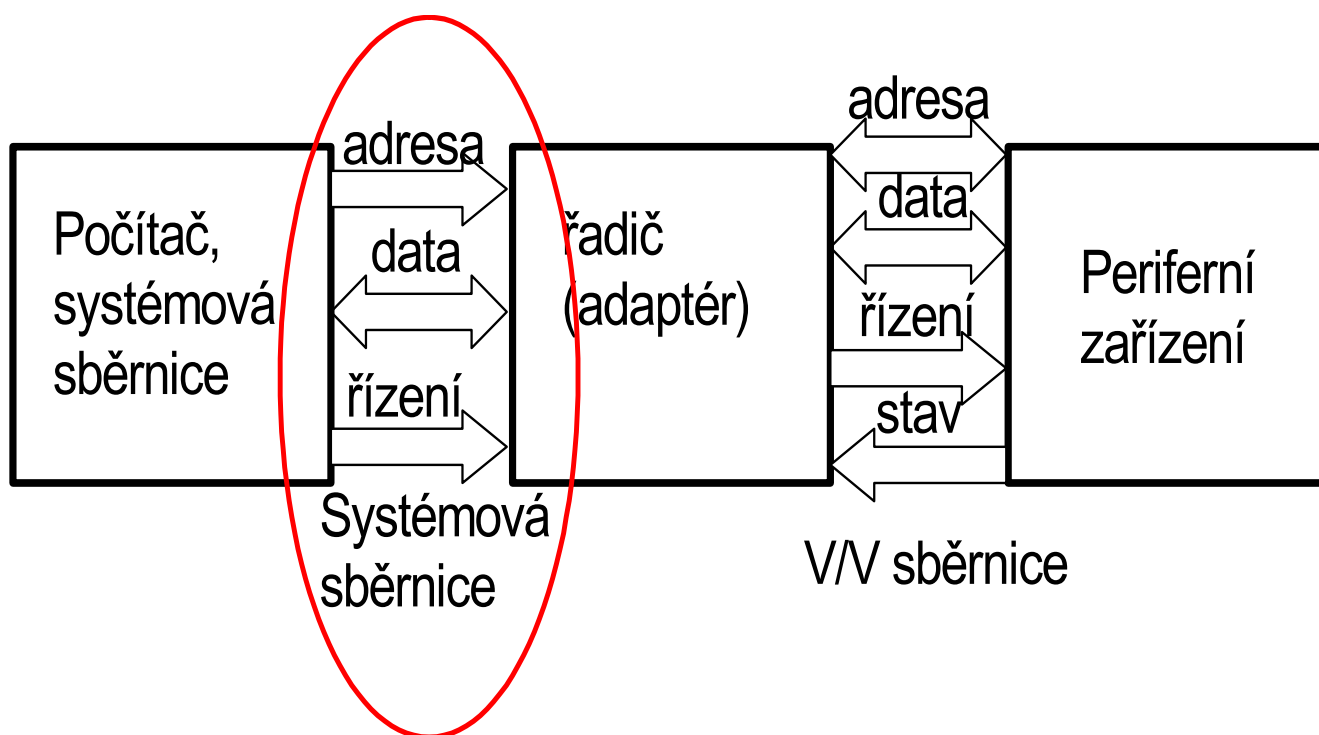
Obsah přednášky:

- Pozice systémové sběrnice v architektuře počítače.
- Funkce systémové sběrnice.
- Sběrnice PCI, skupiny signálů, funkce signálů.
- Zobecnění získaných poznatků.

Úvod

- Základní informace – sběrnice PCI je systémovou sběrnici (komunikace procesoru s dalšími komponentami počítače).
- Poznámka (z předmětu IPZ): jiná sběrnice, která se v sestavě počítače vyskytuje – V/V sběrnice (komunikace řadiče PZ s připojenými PZ).

Systémová sběrnice



- **Funkce systémové sběrnice:**
 - Komunikovat s komponentami, které jsou na sběrnici připojeny (základní datové operace – zápis/čtení obsahu registrů/pamětí).
 - Poskytovat signály pro hlášení o připravenosti zařízení ke komunikaci.
 - Poskytovat podporu datovým operacím – **přerušování, přímý přístup do paměti.**

- Poskytovat prostředky (signály) pro získání sběrnice konkrétní komponentou pro následný přenos dat potenciálně touto komponentou řízený (tzn. poskytovat signály, jimiž je možné požádat o přidělení sběrnice a sběrnici přidělit).
 - Umožňovat uvedení komponent na sběrnici do výchozích (definovaných stavů) - nulování.
 - Realizovat přenosy synchronně – synchronizační signál (hodiny).
- **Fyzická realizace systémové sběrnice:**
 - Např. v PC – je rozvedena po systémové desce a je přivedena do konektoru systémové sběrnice, přes nějž komunikuje s dalšími komponentami (řadiči PZ) – PCI klienty.

Základní protokol sběrnice PCI

- PCI sběrnice je sběrnice typu **multimaster**, tzn.:
 - Přenosy mohou být iniciovány nejen procesorem, ale také **PCI klienty** (tzn. komponentami ve sběrnici PCI (řadiči PZ, nebo zařízením typu PCI most).
 - PCI klienti jsou vybaveni schopností **řídít přenosy přes sběrnici PCI** – tzn. chovat se jako řadič sběrnice – **busmaster** - a generovat signály, jimiž je sběrnice řízena (ve

sběrnici ISA to byly pouze dva prvky: **řadič sběrnice** – coby nástroj procesoru a **řadič DMA**).

- **Základní princip komunikace přes sběrnici PCI:**

- Vztah mezi komponentami, které se na přenosu podílejí: **MASTER** (řídí přenos)/**SLAVE** (podřízené zařízení).
- Přenosy jsou realizovány zásadně jako tzv. Burst přenosy (blokové přenosy).
- Sestávají z **přenosu adresy** a následně **přenosu dat**, výsledkem je omezení režie (jedna adresa – více dat) – výrazný trend.
- Přenosy do paměti nebo registrů podle zadané adresy (Memory Address Space, I/O Address Space).

- **Při přenosech hrají klíčovou roli tyto 3 signály:**

- **FRAME#:** je generován **MASTERem** a indikuje začátek a konec transakce (časové vymezení operace na sběrnici).
- **IRDY#:** je generován iniciátorem (**MASTERem**), indikuje se, že iniciátor je připraven přenášet data,
- **TRDY#:** je generován cílem, indikuje se jím, že iniciátor je připraven přenášet data.

Příklad: operace čtení

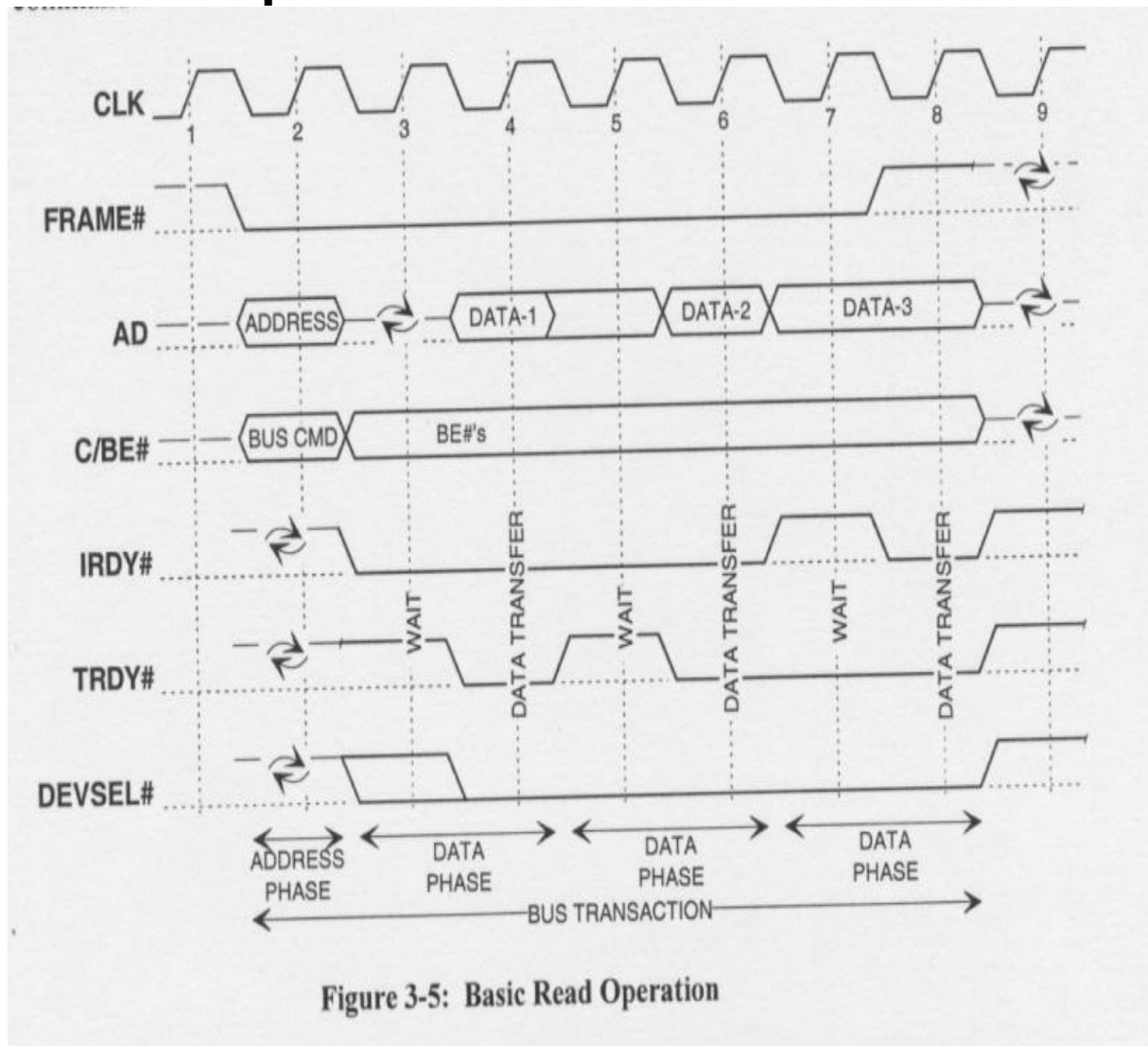


Figure 3-5: Basic Read Operation

- Adresová fáze: generován **FRAME#**, synchronizace 2, vymezení adresové fáze - **AD[31:0]** – adresa, **C/BE[3:0]** – kód příkazu.
- Podmínka realizace datové fáze: signály **IRDY#**, **TRDY#**, musí být oba aktivní. Pokud je některý z nich deaktivován, přenos se neuskuteční.
- Datová fáze začíná synchronizací 3, přenosy se uskutečňují synchronizačními pulsy 4, 6, 8.
- Oba účastníci si stavem signálů **IRDY#**, **TRDY#** vynucují příp. vkládání čekacích stavů – ty se do komunikace vkládají, pokud je

některý ze signálů **IRDY#**, **TRDY#** deaktivován.

- Role signálů **C/BE[3:0]**: posílají se po nich různé typy informace (command – příkaz C, identifikace platnosti slabiky – byte enable – na datové sběrnici).
 - Důležité: **typ informace není určen identifikačním signálem**, ale časem, kdy se tato informace vyskytuje na sběrnici (dáno protokolem).
- Role signálu **DEVSEL** (DEVice SElected):
 - Název napovídá, že je to reakce na „výběr zařízení“.
 - Výběr zařízení potenciálně prováděný tak, že se pošle adresa (číslo) zařízení (PCI klienta), ten se rozpozná a pošle nazpět signál DEVSEL.
 - Nikoliv: je to reakce na adresu poslanou po sběrnici (registru nebo paměti) a jejího rozpoznání některým klientem jako adresy, která je „jeho“ adresou, tzn.v rozsahu adres registrů a paměti, které má PCI klient přidělen.
 - Jinak řečeno: první adresa (registru nebo paměti) posílaná přes sběrnici je v rozsahu některého PCI klienta a ten reaguje nastavením signálu DEVSEL.

- **Poznámka:** princip založený posílání adresy zařízení známe spíše u V/V sběrnic (např. sběrnice SCSI).
- **Synchronizace signálem CLK:**
 - Kromě signálů **RST#**, **INTA#**, **INTB#**, **INTC#**, **INTD#** jsou stavy všech signálů vzorkovány nástupnou hranou signálu **CLK**.
- **Rozhodování o přidělování sběrnice konkrétnímu zařízení:**
 - V sestavě počítače musí prvek typu „arbitr sběrnice“ – v sestavě počítačů se sběrnicí PCI je to **southbridge** nebo **northbridge** – bývá to spíše northbridge. V terminologii PCI je takový prvek označen jako **supermaster**.
 - Ve sběrnici musí být prostředky (signály), které umožňují o sběrnici požádat (**REQ#**) a signály, jimiž je sběrnice přidělena (**GNT#**).
 - Všechna zařízení potenciálně řídicí sběrnici, musejí umět o sběrnici požádat a následně odpověď (rozhodnutí o přidělení sběrnice) přijmout.
 - Srovnání se sběrnicí ISA: řadič DMA coby řadič sběrnice žádosti přijímal, o žádostech rozhodoval, vlastní přenosy ale také řídil (tzn. generoval signály pro řízení sběrnice).

- PCI sběrnice je 32 nebo 64 bitová (princiálně ovšem 64 bitová) **paralelní multiplexovaná sběrnice** (náš pojem z předmětu „Periferní zařízení“ je **sdílená sběrnice** – různé typy informace):
 - Přes jeden vodič mohou být přenášeny signály reprezentující různé typy informace v případě sběrnice PCI: **data / adresy**.
 - Přenos probíhá v tzv. **datových cyklech** (burst transfer – nárazový/blokový režim).
 - Blokovaný režim: adresovací fáze, pak dvě nebo více datových fází.
 - Redukuje se režie spojená s realizací přenosu.
 - Adresovací fáze přenosu: je předána adresa a informace o typu přenosu.
 - Všechna zařízení na PCI bus a dekódují vyslané informace s cílem se identifikovat jako cíl přenosu.
 - Datová fáze: jsou přenášena data mezi masterem a cílovým členem přenosu nebo naopak.
 - Všechny procesy jsou synchronizovány signálem na lince CLK – synchronní sběrnice.

Struktura sběrnice PCI

- Sběrnici PCI je možné podle funkce rozdělit na několik skupin signálů.
- Zařízení master obsluhují celkem deset typů kanálů:
 - Adresa a data
 - Řízení rozhraní
 - Kontrola chyb přenosu
 - Řízení přenosu
 - Systémové signály
 - JTAG (IEEE 1149.1)
 - Obsluha přerušení
 - Správa napájení (přidán ve specifikaci 2.2)
 - Řízení kontroly
 - Řízení 64-bitového rozšíření
- Cílová zařízení obsahují navíc linku IDSEL v kanálu řízení rozhraní.
- Jednosměrná vstupní linka IDSEL – Chip Select při pokusu o přístup do konfiguračního registru jednoho z cílových členů, event. multifunkčního členu.
- U cílových zařízení lze rozpoznat celkem devět typů kanálů:
 - Adresa a data
 - Řízení rozhraní
 - Kontrola chyb přenosu
 - Systémové signály
 - JTAG (IEEE 1149.1)
 - Obsluha přerušení

- Správa napájení (přidán ve specifikaci 2.2)
- Řízení kontroly
- Kanál 64-bitového rozšíření

Systemové signály

- Funkce: nulování a synchronizace
- Pouze dva vstupní signály:
 - CLK – synchronizace
 - RST – nulování
- **CLK** - je vstupní signál všech komponent počítače, s nimiž se komunikuje přes sběrnici PCI.
 - Specifikace 1.0: 1 – 16|MHz
 - Specifikace 2.1 – 0 – 33|MHz
 - Dnešní rozsah: 0 – 66 MHz
 - PCI-X: podpora 100 a 133 MHz.
 - Specifikace PCI 3.0:
- **RST#** - asynchronní vstupní signál využívaný u všech členů sběrnice PCI k převedení konfiguračních registrů a budičů signálů PCI do výchozího stavu (= inicializace bitových hodnot).
- Přejchod RST# na úroveň L:
 - všechny výstupní asynchronní třístavové signály přejdou do stavu vysoké impedance,
 - signály s otevřeným kolektorovým výstupem (SERR#) přejdou na vysokou úroveň,
 - signál RST# má zásadní význam pro PCI Hot-Plug.

Adresa a data

- Slouží k přenosu adres a dat.
- **AD[31:00]**
 - Přes tyto signály jsou přenášeny v časovém multiplexu **adresa a data**.
 - Přenos tak sestává z **adresové fáze a datové fáze**.
 - AD[31:00] je obousměrná sběrnice opatřena třístavovými vstupy/výstupy pro multiplexní provoz - přepíná mezi datovými a adresovými přenosy.
 - Dvoufázový přenos: Nejprve přenáší v jedné až dvou (64 bitový přenos) subfázích adresy, následuje jedna nebo více subfází přenosu dat (burst).
 - Datová fáze - přenos 4 slabik: AD[31:24] je MSB (most significant byte) a AD[07:00] LSB (least).
 - Přenos dat probíhá po tu dobu, pokud jsou IRDY# nebo TRDY# aktivní, okamžik přenosu je vymezen synchronizačním pulsem.
- Čtyřbitová sběrnice **C/BE[3:0]#**:
 - posílá se příkaz (C) nebo specifikace platnosti slabily (BE – byte enable).

- **PAR** (parita)
 - Lichá parita přes signály **AD[31:00]** a **C/BE[3:0]#**.
- Shrnutí role signálů „**adresa/data**“:
 - Přenos adres a dat přes sběrnici, vymezení platnosti částí přenášené informace, zajištění této informace paritou.

Řízení rozhraní

- **FRAME#**
 - Indikace začátku transakce.
 - Pokud je aktivní, transakce pokračuje.
 - Přechod signálu do neaktivního stavu – ukončení transakce.
- **IRDY#**
 - Indikace připravenosti iniciátora (master) ke komunikaci.
- **TRDY#**
 - Indikace připravenosti cíle (vybraného zařízení) ke komunikaci.
- **STOP#**
 - Cíl žádá ukončení transakce (řešení kritických situací).

- **LOCK#**
 - Zablokování PCI mostu pro následné další transakce.
 - Může být generován pouze PCI mostem, tento most pak nemůže být využíván jinými PCI agenty.

- **IDSEL**
 - Je využíván při čtení/zápisu konfigurace.

- **DEVSEL#**
 - Zařízení rozpoznalo, že adresa, která je na sběrnici, je jeho adresou a odpovídá tímto signálem.

- Shrnutí role signálů „**řízení rozhraní**“:
 - Vymezení začátku a konce přenosu, indikace připravenosti a schopnosti obou zúčastněných přenosy realizovat, ukončit přenos, čtení/zápis konfigurace.

Řízení přidělování sběrnice

- **REQ#**
 - PCI klient indikuje, že potřebuje sběrnici a tímto signálem o to žádá.
 - O přidělení sběrnice rozhoduje supermaster a na základě rozhodnutí vrací signál **GNT#**.
 - Signál *point-to-point* (směrový signál).

- **GNT#**
 - Supermaster hlásí PCI klientovi, že mu byla sběrnice přidělena.
 - Signál *point-to-point* (směrový signál).
- Všichni PCI klienti mají svůj signál **REQ#** vedený do arbitra a je jim z arbitra vrácen signál **GNT#** (oba signály jsou směrové)
- Shrnutí role signálů „řízení přidělování sběrnice“:
 - Signály, jimiž PCI klienti žádají o přidělení sběrnice a jsou o přidělení sběrnice informováni.
 - Ve sběrnici musí takové signály být k dispozici vždy, kdy jednotlivá zařízení (PCI klienti) budou soupeřit o přidělení sběrnice.
 - Ve sběrnici musí být komponenta, která signály o přidělení sběrnice přijímá a pak o přidělení sběrnice rozhoduje – následně pak vyšle signál o přidělení sběrnice.

Chybová hlášení

- **PERR#** (Parity ERRor)
 - Tento signál je nastaven, pokud při přenosu dat dojde k chybě parity.

- Je generován přijímací stranou dva hodinové cykly po přijetí dat, trvá jeden hodinový cyklus.
- **SERR# (Systém ERRor)**
 - Souhrnná informace o chybě na straně PCI klienta (chyba parity adresy, chyba parity dat,
 - Jeho předání je výsledkem příkazu **Special Cycle**.
- Shrnutí role signálů „**chybová hlášení**“:
 - Signál o chybě parity má samostatný vodič ve sběrnici – důležité. Tzn. informace o chybě parity není součástí nějakého adresovaného registru, jehož obsah se přenáší přes sběrnici.
 - Souhrnný signál o vzniklé chybě má svou důležitost.

Signály pro generování žádosti o přerušení

- **INTA#**
 - Použitelné pro jednoduché zařízení (pouze jedno zařízení, jedno přerušení).
- **INTB#**
 - Použitelné pro multifunkční zařízení, tzn. takové, do něhož je integrováno více

nezávislých funkcí, každá se svým vlastním konfiguračním prostorem.

- **INTC#**
 - Použitelné pro multifunkční zařízení.
- **INTD#**
 - Použitelné pro multifunkční zařízení.

Signály rozšiřující sběrnici

- **AD[63:32]**
 - Další 32 bitů adresy a dat.
- **C/BE[7:4]**
 - Platnost čtyř slabik sběrnice adresy a dat.
- **REQ64#**
 - Požadavek na 64 bitový přenos generovaný **MASTERem**.
- **ACK64#**
 - Potvrzení generované cílem – možnost přenášet 64 bitů.
- **PAR64**
- Parita k bitům **AD[63:32]** a **C/BE[7:4]**.
- Shrnutí role signálů „rozšíření sběrnice“:

- V situaci, kdy existují různé možnosti volby šířky přenášených dat, je nutné, aby se účastníci dohodli na tom, v jaké šířce se bude přenášet.

Signály pro JTAG/Boundary Scan

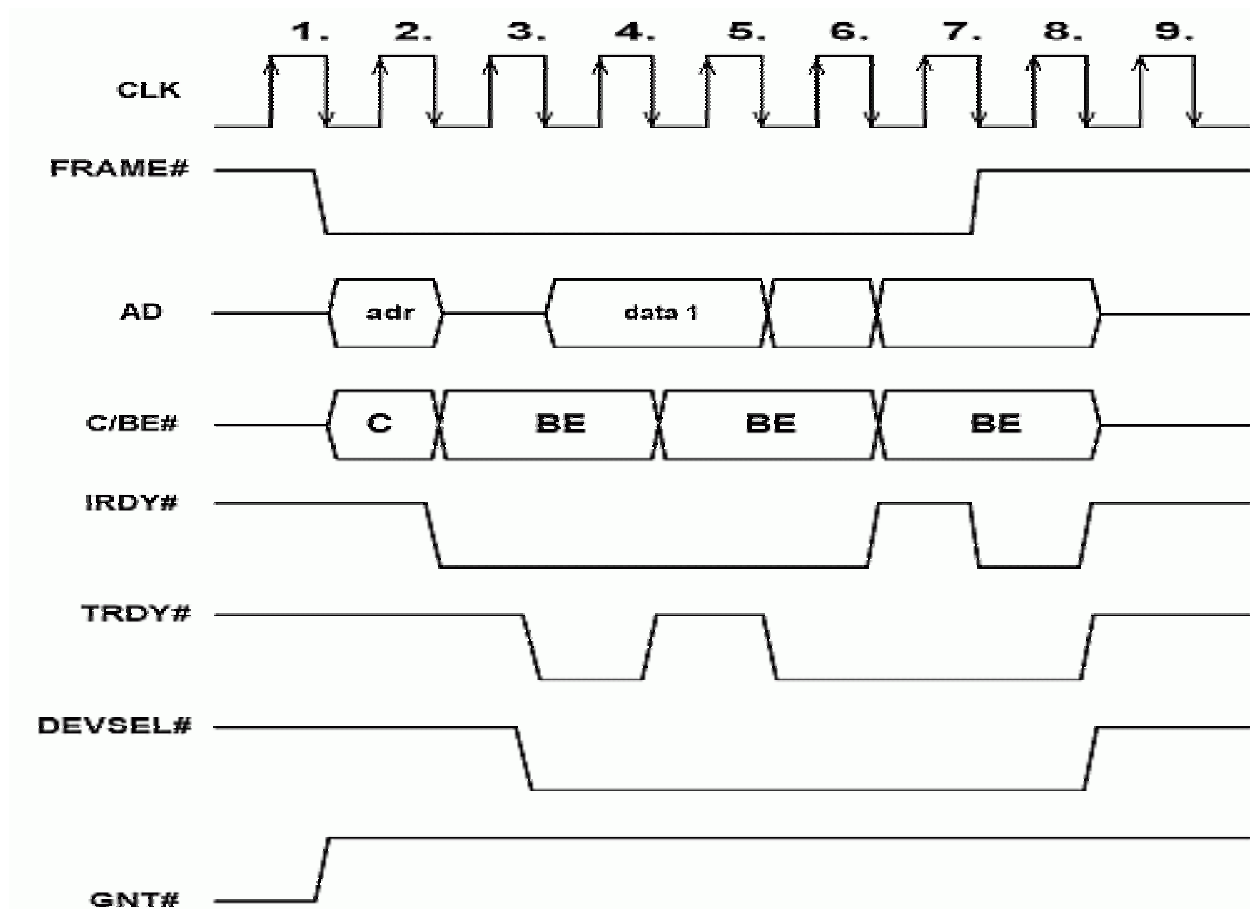
- Volitelné (optional) vybavení.
 - Pokud je součástí návrhu PCI klienta, pak musí splňovat normu IEEE Standard 1149.1.
 - Pokud je PCI klient takto vybaven, pak se usnadní výrazným způsobem testování obvodů PCI klienta – především test spojů.
- **TCK**
 - *Test Clock* – synchronizace procesu vkládání diagnostických dat do registrů (přes vstup TDI) a čtení odezev (přes výstup TDO)
 - **TDI**
 - *Test Data In* – vstup, přes nějž se vkládají obsahy registrů (testovací vektory pro test spojů) tvořících registr scan.
 - **TDO**
 - *Test Data Out* – výstup, přes nějž se čtou odezvy na testovací vektory vložené do posuvného registru při aplikaci testu.

- **TMS**
 - *Test Mode Select* – řízení řadiče (automatu), který řídí aplikaci testu spojů (v terminologii Boundary Scan označovaný jako TAP controller).
- **TRST#**
 - *Test Reset* – asynchronní inicializace řadiče.
- Vysvětlení pojmu **TAP** (Test Access Port): Termín, který pokrývá všech 5 signálů tvořících rozhraní pro aplikaci testu přes Boundary Scan.
- Shrnutí role signálů „**JTAG/Boundary Scan**“:
 - Při dnešní složitosti obvodů a úrovni jejich integrace je nutné jednotlivé komponenty vybavovat tak, aby bylo možné je testovat.
 - Obvody, které nebudou takto vybaveny, nemají dokonce dnes šanci na výrazný obchodní úspěch.

Konfigurace a konfigurační prostor

- Všichni PCI klienti musejí mít implementován konfigurační prostor (Configuration Space).
- Multifunkční zařízení musejí mít implementován konfigurační prostor pro každou funkci.
- Konfigurační prostor je adresovatelný a je možné obsah některých položek měnit.

Příklady časových diagramů



- Posloupnost činností:
 - Arbitr pošle PCI klientovi signál **GNT#**, pak se provedou další kroky.
 - Signály **IRDY#** a **TRDY#** indikují připravenost obou účastníků na realizaci operace.
 - Nástupnou hranou **CLK** se přenosy realizují.

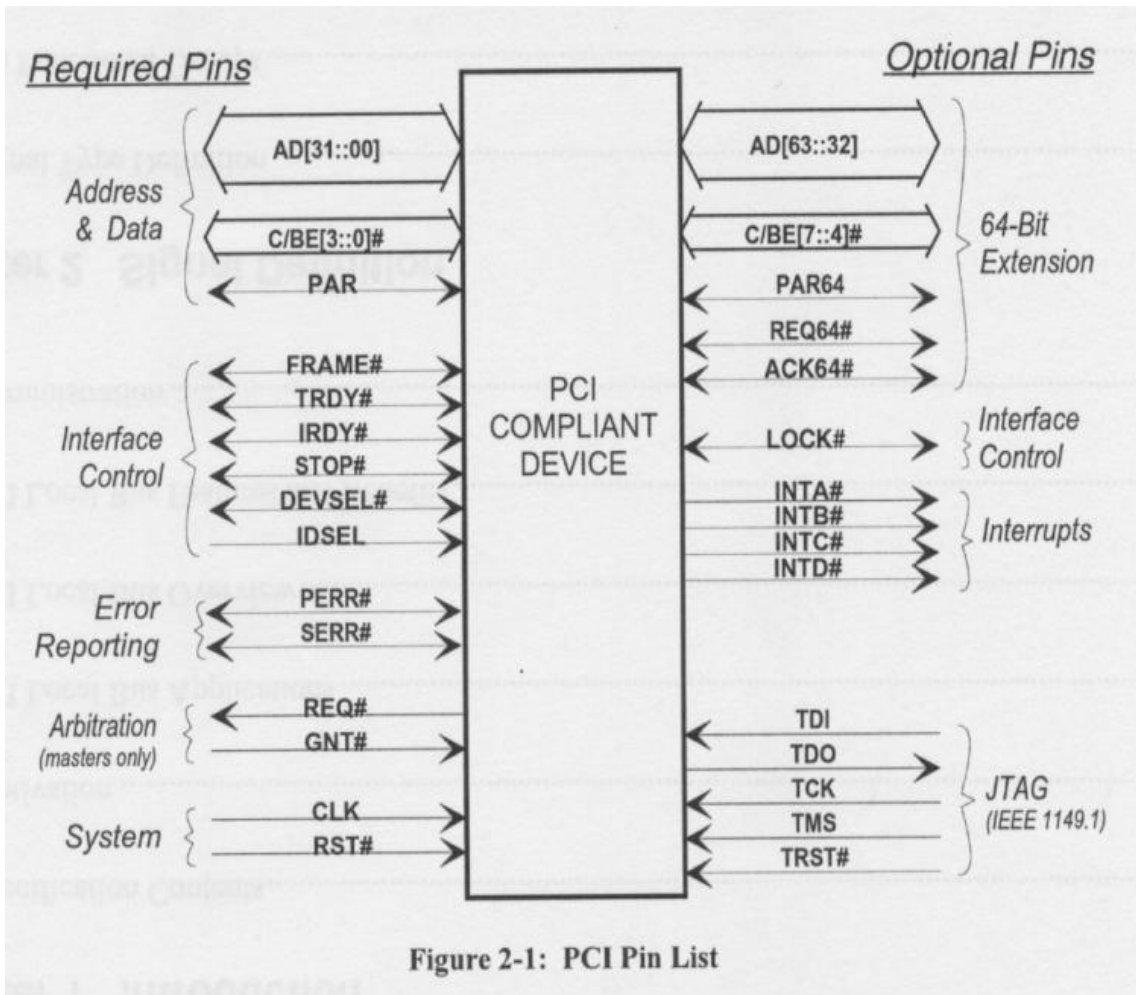


Figure 2-1: PCI Pin List