

Vývoj principů adresování operační paměti

- **Princip adresování paměti - mikroprocesor I8086**

- ✓ Plně 16bitový procesor.
- ✓ 16 bitová vnitřní architektura => možnost zpracovat maximálně 16 bitové číslo (tj. číslo v rozmezí 0 až $2^{16}-1$ neboli 0 až 65535).
- ✓ Adresová sběrnice – 20 bitů => možnost adresovat paměťový prostor o kapacitě max. 1 MB (odpovídá 2^{20} B = 1048576 B).
- ✓ **Důležité: pro vytvoření 20 bitové adresy jsou k dispozici 16 bitové registry.**
- ✓ Adresa je tvořena dvěma šestnáctibitovými složkami - **segment** a **offset**, které se sečtou posunuty o 4 bity (posunutí o 4 bity = vynásobení 4). Tím je vytvořena výsledná 20bitová adresa.

Příklad:

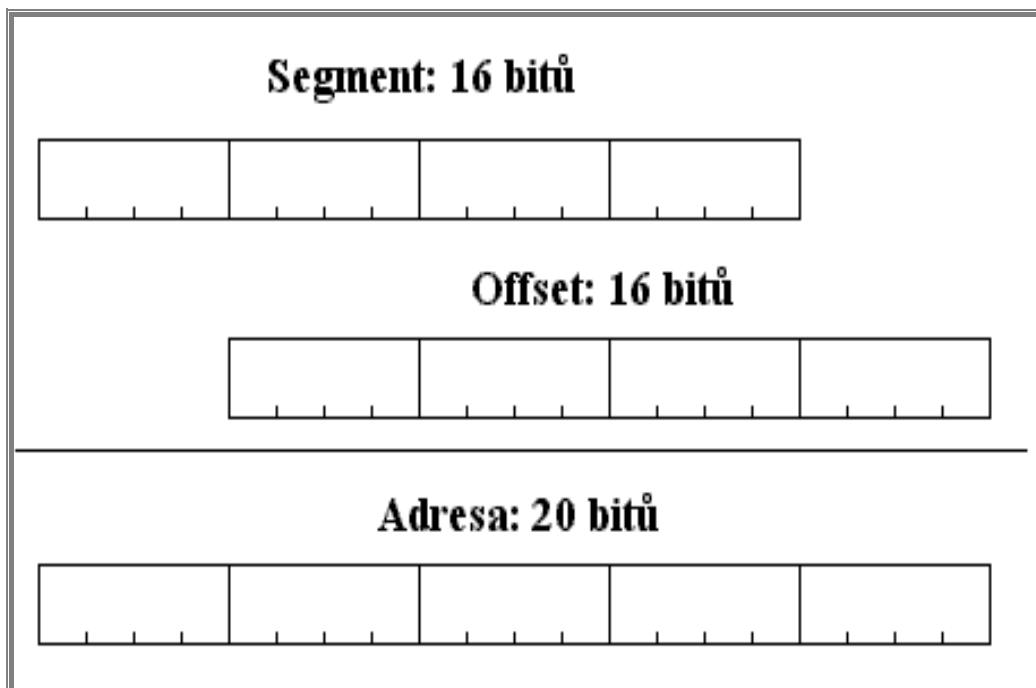
Původní binární kombinace:

1101 – desítkově 13

Posunutí o 4 bity doleva a doplnění zprava nulami: 1101 0000 – desítkově
 $16 + 64 + 128 = 208$

Stejný výsledek dostaneme, když původní číslo vynásobíme 16:

$13 \times 16 = 208$



- ✓ Adresa se v reálném režimu počítá podle vztahu: $16 \times \text{segment} + \text{offset}$.

✓ **Příklad:**

Zápis 1F36:0A5D reprezentuje segment 1F36, offset 0A5D => adresa je:

$$1F36 \times 16 + 0A5D = 7990 \times 16 + 2653 = 130\,493.$$

Praktická realizace součtu:

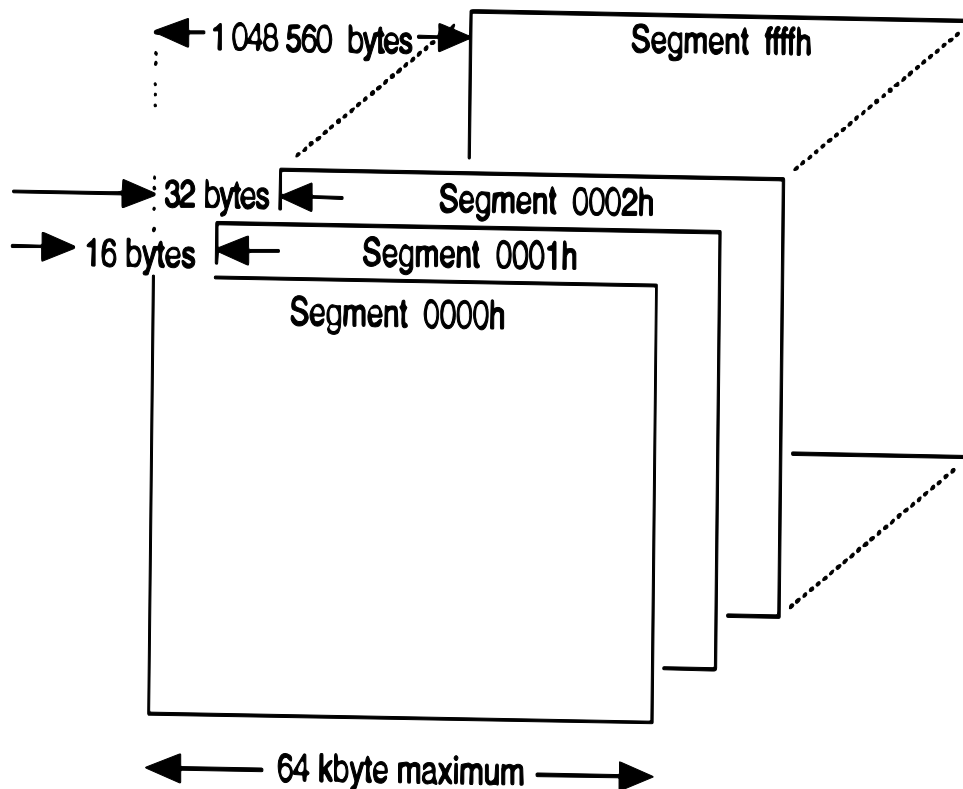
Vynásobení čísla segmentu 16 = posunutí čísla segmentu o 4 bity doleva => 1F360 + 0A5D = 1FDBD = 130 493

✓ **Velikost jednoho segmentu**, v jehož rámci je možné se pohybovat pouze pomocí změny hodnoty offsetu, je **64 kB**.

✓ **Zdůvodnění:** registry jsou 16 bitové, takže je možné v rámci segmentu adresovat pouze 2^{16} slabik (64 kB).

✓ Adresa se zapisuje ve tvaru segment:offset. Např. 4000:B000 značí adresu 4B000 (hexadecimálně), tj. 307200 (dekadicky).

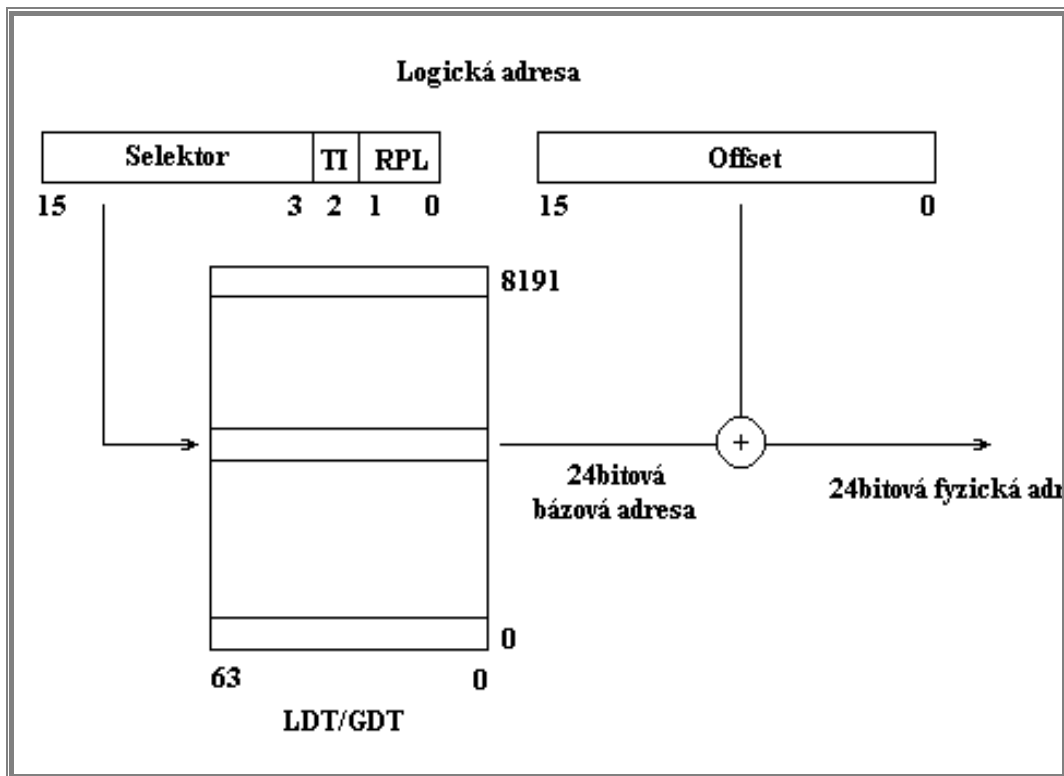
✓ Registr pro uložení segmentu je 16 bitový => 2^{16} možností adresy segmentu (začátku segmentu kapacity 64 kB).



- ✓ **Důležité:** Segment může začínat na libovolné adrese dané kombinací uloženou v registru segmentu – nikoliv na adresách začínajících hranicích 64 kB bloků (každých 16 B může začínat nový segment).
- ✓ Zvýšení adresy segmentu o 1 – adresa začátku segmentu se zvýší o 16 (souvisí s principem adresace v reálném režimu – posunutím o 4 bity doleva).
- ✓ Zvýšení offsetu o 1 – adresa se zvýší o 1.

- ✓ Tento režim adresování je označován jako tzv. **reálný režim**.
 - ✓ Důležité: V reálném režimu procesoru I8086 bylo možné adresovat pouze 1 MB paměti (20 bitů).
-
- **Princip adresování paměti - mikroprocesor I80286**
 - ✓ Šířka sběrnic: 16 bitů, 24 bitů adresa (16 MB).
 - ✓ Možnost adresace maximálně 1 MB (reálný režim) byl zcela nepřijatelný pro nově vytvářené aplikace, které byly výrazně náročnější na paměť => bylo nutno vytvořit **nový mechanismus**, který bude umožňovat **využít celý adresový prostor procesoru** (reálný režim to neuměl).
 - ✓ Tímto mechanismem je tzv. **chráněný režim**.
 - ✓ Princip: pracuje se zase se 16 bitovými registry, ty jsou však pouze ukazateli na lokality, kde je teprve uložena celá 24 bitová adresa.

✓ Chráněný režim – 24 bitový procesor



✓ Nový režim, neslučitelný s 8086.

Procesor v tomto režimu poskytuje **ochranu** mezi jednotlivými spuštěnými programy a **různé úrovně oprávnění přístupu** k prostředkům počítače. Procesor v tomto režimu také používá jiný model pro vytváření adresy - dvě 16 bitové složky nazývané selektor a offset za pomoci tzv. **tabulek deskriptorů**.

Výsledná adresa je potom 24bitová, což umožňuje procesoru adresovat maximálně 2^{24} B = 16 MB operační paměti.

První část logické adresy zvaná selektor je rozdělena na tři části:

1. Nejnižší dva bity jsou nazývány **RPL** (Requested Privilege Level) - určují požadovanou úroveň oprávnění k segmentu paměti => podpora 4 úrovní oprávnění.

2. Bit 2 - **TI** (Table Index) - určuje, zda při tvorbě adresy bude použita lokální tabulka deskriptorů (**LDT** - Local Descriptor Table) nebo globální tabulka deskriptorů (**GDT** - Global Descriptor Table).

3. **Nejvyšších třináct bitů potom slouží jako index do příslušné tabulky deskriptorů.**

Jedna položka tabulky deskriptorů má 64 bitů, ze kterých je vybráno 24 bitů sloužících jako tzv. **bázová adresa**.

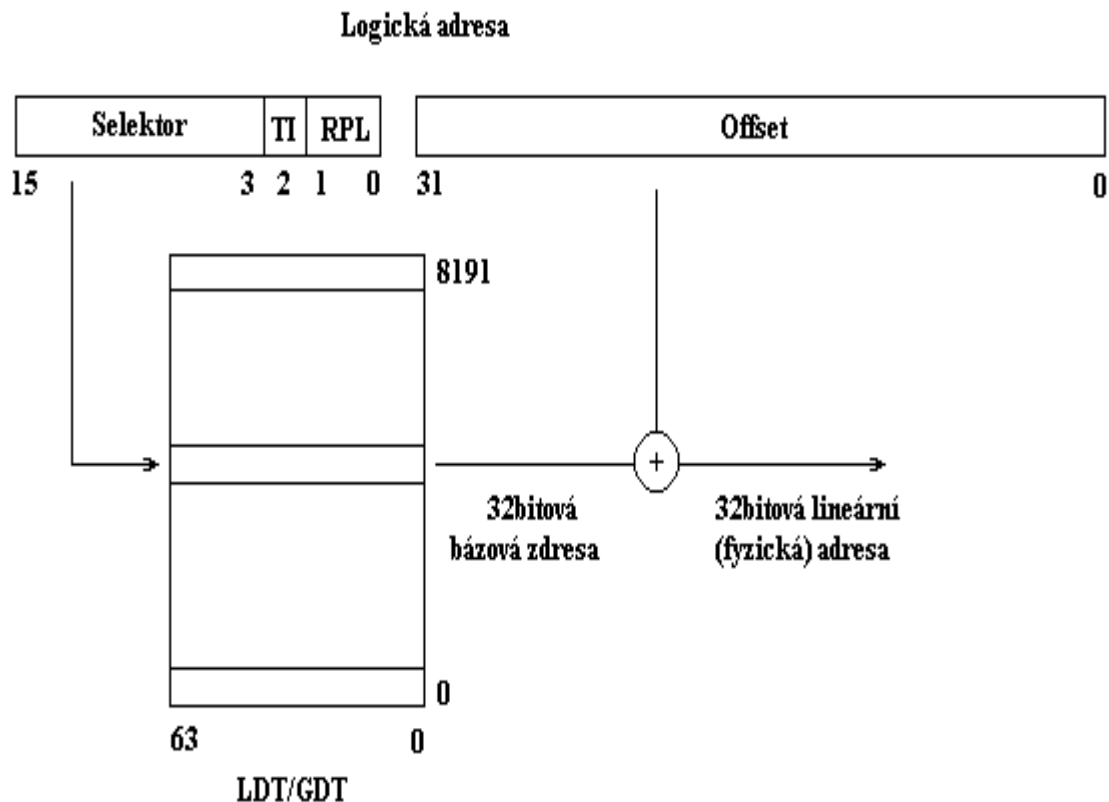
K této bázové adrese se potom přičte 16bitový offset uložený v registru

(přičtení je provedeno přímo bez jakéhokoliv posunutí).

Výsledkem je 24 bitová **fyzická adresa**, pomocí které je možno adresovat maximálně 16 MB operační paměti (**plná adresovací kapacita procesoru 80286**).

- ✓ Jedna položka tabulky deskriptorů obsahuje:
 1. **bázovou adresu segmentu** (24 bitů), tj. adresu, na které segment začíná.
 2. **přístupová práva** k segmentu (8 bitů).
 3. **limit segmentu** (16 bitů), který určuje maximální velikost segmentů
zbývající bity deskriptoru jsou nastaveny vždy na nulu (kvůli kompatibilitě s procesorem 80386)
- ✓ **Velkou nevýhodou** tohoto procesoru je stále **16bitový offset**, který nedovoluje větší segment než 64 kB.
- ✓ Počítače osazené tímto procesorem nesly označení PC/AT.

Chráněný režim – 32 bitový procesor



- ✓ Tato možnost nastala s procesorem I80386.
- ✓ Vnitřní sběrnice procesoru je 32 bitová, vnitřní registry procesoru jsou také 32 bitové.
- ✓ Tento mechanismus umožňuje, aby vytvořená adresa byla 32 bitová.
- ✓ Básová adresa, která se vybírá z tabulky deskriptorů, je 32bitová.
- ✓ Velikost offsetu - 32 bitů.

- ✓ Bylo proto možné, aby procesor 80386 adresoval až 4 GB (2^{32} B) operační paměti (tzn. využíval plnou adresovací kapacitu mikroprocesoru I80386) a aby velikost jednoho segmentu byla také 4 GB (protože registr, v němž byla uložena hodnota segmentu, je 32 bitový).

- **Výsledek uplatnění snah o to, aby bylo možné i v reálném režimu adresovat vyšší kapacitu než 1 MB.**
 - ✓ Uplatnění těchto snah bylo možné až v souvislosti s mikroprocesorem I80386.
 - ✓ 32 bitový mikroprocesor => registry jsou 32 bitů široké, datová i adresová sběrnice mají šířku 32 bitů.
 - ✓ **Procesory I80386 a vyšší: možnost adresace tzv. oblasti HMA (High Memory Area) – oblast prvních 64 kB nad 1 MB paměti (zkrácených o 16 B).**

- ✓ Jak taková adresa vznikne:

Adresu paměti v rámci 1 MB tvoří bity **A0- A19**.

Pokud sečtením čísla segmentu a offsetu nastane **přetečení do bitu A20**, pak se dostaneme do oblasti nad 1 MB (oblast HMA).

Příklad:

| | |
|----------------|--------------|
| Segment x 16 | FFFF0H |
| <u>Offset</u> | <u>FFFFH</u> |
| Fyzická adresa | 10FFEFH |

- ✓ Důsledek: vznikla tak adresa sestávající z 21 bitů.
- ✓ Využití této techniky: MS DOS mohl v reálném režimu rozšířit původních 640 kB o 10 %, přesněji o kapacitu **64 kB – 16** a tuto oblast využít pro uložení částí operačního systému a ovladačů – podpora v MS DOSu potřebnými příkazy (pokyn pro uložení těchto částí do oblasti HMA).
- ✓ Bit A20 bylo možné ignorovat nebo zohledňovat (nastavení v setupu) – hardwarově to zařizoval řadič

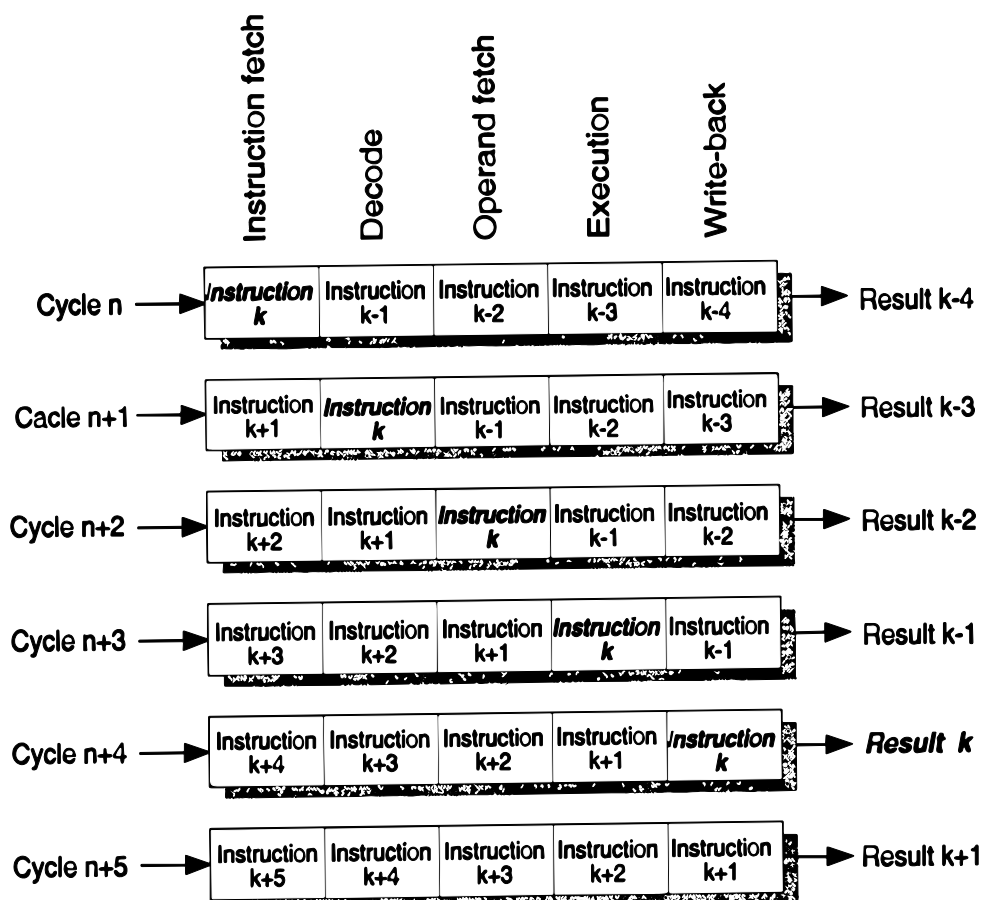
klávesnice (tyto obvody jsou v řadiči klávesnice – stav i v Pentiu).

- ✓ Toto vše bylo možné proto, poněvadž registry procesoru I80386 jsou 32 bitové, nikoliv 16 bitové, jak tomu bylo u I80286.

✓

Vývoj architektur procesorů Intel

- Výrazně se projevovala snaha o zřetěžené zpracování instrukcí.



Realizace principu zřetězení na úrovni provádění instrukcí (skalární procesor)

- ✓ Provádění instrukce je rozděleno do 5 kroků, každý krok v samostatné jednotce realizovaný jedním synchronizačním pulsem.
- ✓ Instrukce k je rozdělena do 5 cyklů (podle počtu jednotek, na něž je rozdělen procesor), na výstupu poslední jednotky je v každém kroku k dispozici výsledek jedné instrukce.
- ✓ **Takové principy platily do úrovně I80486, tzn. to vše byly skalární procesory.**

- ✓ **Procesor I8088 se skládal ze dvou základních částí:**

operační jednotky - EU (Execution Unit), která provádí instrukce

řídící jednotky sběrnice - BIU (Bus Interface Unit), která řídí komunikaci s vnějším světem.

Zvýšení efektivity provádění instrukcí: BIU načítá ve volných chvílích mezi přístupy do paměti instrukce do

instrukční fronty, která obsahuje 4 následující slabiky z adresy CS:IP.

=> pokud se neporuší sekvenční posloupnost instrukcí (skoková instrukce nebo volání podprogramu), vybírá se další instrukce z této instrukční fronty

=> instrukce je k dispozici podstatně rychleji, než kdyby se celá četla z paměti.

Jde o jistou formu proudového zpracování programu.

- ✓ Architektura mikroprocesoru I80286:
Mikroprocesor sestával ze 4 částí:
 1. **EU** (Execution Unit) - operační jednotka
 2. **BU** (Bus Unit) - sběrniceová jednotka
 3. **IU** (Instruction Unit) - jednotka předzpracování instrukcí
 4. **AU** (Address Unit) - adresace paměti
- ✓ Architektura mikroprocesoru I80386:
Sestává ze 6 částí:

- **BU** (Bus Unit) - jednotka řízení sběrnice
- **PU** (Prefetch Unit) - jednotka předzpracování instrukcí - čte dopředu až 4 slabiky instrukcí
- **DU** (Decode Unit) - dekodovací jednotka
- **EU** (Execution Unit) - operační jednotka
- **SPU** (Segmentation and Paging Unit) - segmentace a stránkování paměti (jednotka správy paměti provádějící transformaci logické adresy na adresu fyzickou).

- **1985 - mikroprocesor I80386**

- ✓ 32 bitový mikroprocesor => registry jsou 32 bitů široké, datová i adresová sběrnice mají šířku 32 bitů.
- ✓ Důležité: V reálném režimu procesoru I8086 bylo možné adresovat pouze 1 MB paměti (20 bitů) – u procesoru I80386 nastala jistá změna – možnost adresace HMA (viz výše).

- ✓ Rychlá vyrovnávací paměť (cache)
 - Procesor I80386 je optimalizován pro použití rychlé vnější vyrovnávací paměti, **společné pro instrukce i data** – první procesor, který měl tuto možnost.
 - Velikost rychlé vyrovnávací paměti: 64 až 258 kB
-

- **1989 - mikroprocesor I80486**

- ✓ Vznikl spojením procesoru I80386, matematického koprocessoru I80387 a vyrovnávací paměti 8 kB do jednoho pouzdra.
- ✓ Dokonalejší technologie - první typy 80486 byly vyráběny 1 μ technologií, přechod na 0,8 μ technologii (r. 1993).
- ✓ Čím rozsáhlejší (z hlediska funkce) a rychlejší obvody, tím vyšší požadavky na odvod tepla => procesory byly vybavovány malým větrákem.
- ✓ Pro matiční desky s procesory 80486 platilo, že její inovace byla možná pouhou výměnou procesoru. Např. čipy

DX2/50 a DX2/66 byla možno zasunout do soklu pro čip 80486DX-33.

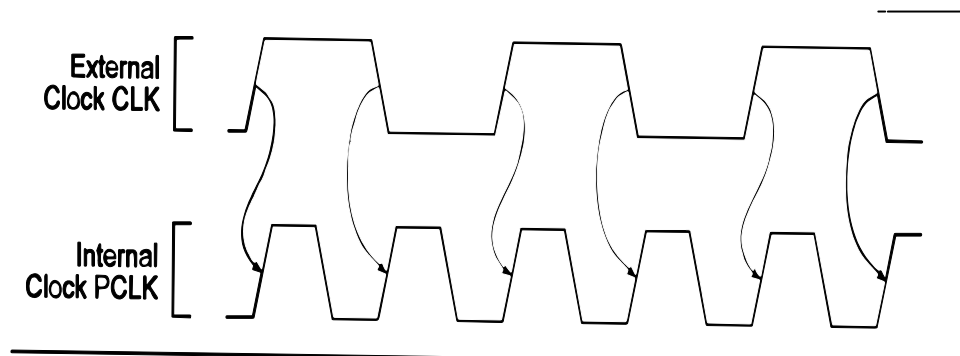
- ✓ DX2/50, DX2/66 - na tomto kmitočtu pracoval pouze procesor, s vnějším světem komunikoval na kmitočtu polovičním.
- ✓ Procesory 80486 se vyráběly ve dvou modifikacích - 80486SX (bez zabudovaného koprocessoru) a 80486DX (se zabudovaným koprocessorem).

● **Mikroprocesor 80486SX**

- ✓ Procesor 80486SX byl řešením v těch případech, kdy zákazník žádá výkon a nepotřebuje koprocessor - levnější řešení.
- ✓ Jestliže bylo později potřeba vybavit systém koprocessorem, je to možné použitím koprocessoru 80487SX.
- ✓ Mikroprocesor 80486DX
Tzv. „plná 486“, tzn. s koprocessorem uvnitř pouzdra (viz výše).

- **I80486DX2 - procesor zdvojující kmitočet**

- ✓ Neustále se zvyšující kmitočet synchronizačních signálů rozváděných na matiční desce => čím vyšší kmitočet, tím vyšší elektromagnetické záření.
- ✓ Úroveň elektromagnetického záření je úměrná čtvrté mocnině frekvence => pro rozvody signálu o kmitočtu 80 Mhz se záření v porovnání s PC XT (4,77 Mhz) zvýšilo 80 000 x.
- ✓ Další problém – na těchto kmitočtech nabývají na významu zpoždění signálů na spojích => data se nemusejí na konci spojů potkávat se správnými hranami synchronizačních signálů.
- ✓ Řešení – procesory zdvojující kmitočet
Synchronizační signál rozváděný po základní desce se v procesoru vynásobí dvěma.
Od každé hrany externího synchronizačního signálu (nástupné i sestupné) je generován puls pro synchronizaci procesoru.



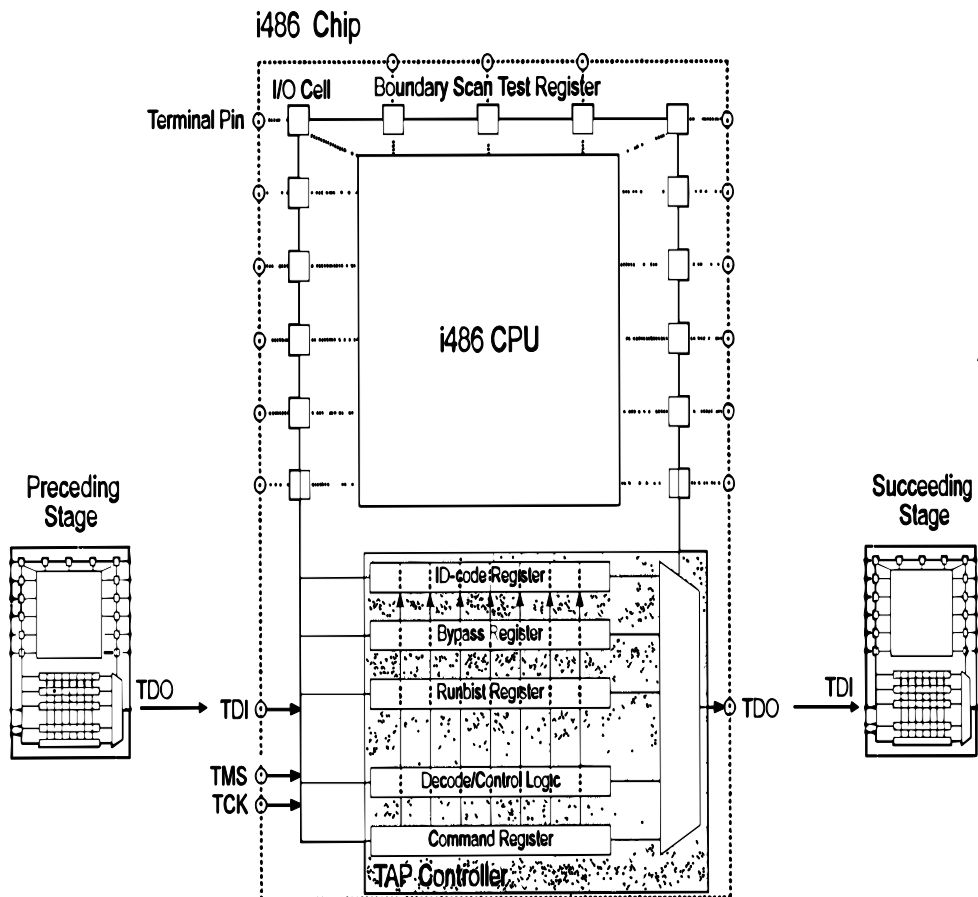
- **Processor INTEL 80486DX4**

- ✓ Přišel na trh po procesoru Pentium jako levnější procesor, avšak výkonnější než 80486DX2.
- ✓ Strukturou podobný procesoru 80486DX2.
- ✓ Jeho nejvýraznějším rozdílem byla trojnásobná vnitřní frekvence a 16 kB interní rychlá vyrovnávací paměť.
- ✓ Procesor 80486DX4 100 MHz resp. 75 MHz pracuje vnitřně s frekvencí 100 MHz resp. 75 MHz, avšak externě s frekvencí 33 MHz resp. 25 MHz.
- ✓ Dalším rozdílem bylo snížené napájecí napětí na 3,3 V – snížení ohřevu a snížení požadavků na odvod tepla.

- ✓ Poznámka: procesory 80486 prováděly zřetězené zpracování instrukcí (pipelining).
- ✓ Toto zpracování je uskutečňováno v jedné frontě – takové procesory jsou označovány jako skalární procesory.

Diagnostika procesorů a systémových desek

- ✓ I80486 - první mikroprocesor, který měl implementovány hardwarové prostředky pro realizaci testu spojů většího celku (systémové desky), jehož je součástí – technika **JTAG Boundary Scan Test**.
- ✓ JTAG (Joint Test Action Group) – skupina odborníků od firem zabývajících se výrobou integrovaných obvodů.
- ✓ Vytvořili normu, která předepisuje, jak má být obvod konstruován, aby bylo možné realizovat testy spojů na deskách, do nichž je zabudován.



- ✓ Vstup TDI (Test Data In) – vstup posuvného registru (vývod na pouzdře), jehož každý prvek (klopný obvod - ko) je v režimu „Test“ spojen s jedním vývodem (pinem) pouzdra,
- ✓ Poslední ko je svým výstupem napojen na výstup TDO (Test Data Out) pouzdra => mezi TDI a TDO je tolik ko zapojených do posuvného registru, kolik má obvod signálových vývodů.

- ✓ Takto jsou vybaveny všechny prvky na systémové desce
- ✓ Do všech ko je možné vkládat logické hodnoty, které v daném okamžiku existují na spojích mezi prvky a tak testovat funkčnost spojů realizovaných na desce.
- ✓ Součástí procesoru je řadič, který řídí aplikaci testu spojů, obdobný řadič je součástí každého prvku na systémové desce.
- ✓ Test systémové desky pak sestává z :
 1. autonomního testu jednotlivých prvků na systémové desce => součástí procesoru a ostatních prvků musí být **řadič autonomního testu.**
 2. testu spojů na desce
- ✓ Řadič autonomního testu každý prvek otestuje, s vnějším světem komunikuje pomocí jediného signálu **Go/No Go** (informace o tom, zda prvek je funkční).
- ✓ Poznámka: autonomní test je možné zrealizovat také pomocí prostředků, které nabízí Boundary Scan.

- ✓ Autonomní test se provádí při POST (Power-on Self Test).
- ✓ Tyto principy jsou využity u všech dalších typů procesorů Intel, tzn. i dnešních nejmodernějších Pentii.

Procesor Pentium ® Xeon™

- Procesor Pentium ® Xeon™ byl prvním značkovým procesorem firmy Intel navrženým pro střední a vyšší třídu serverů a pracovních stanic.
- Jeho výkonnost jej předurčuje pro nasazení v náročných obchodních aplikacích (business-critical applications - termín fy Intel).

Základní vlastnosti

- Vychází z architektury předcházejících verzí procesorů.

- Umožňuje Dynamic Execution (dynamické provádění), způsob výběru z fronty instrukcí.
- Je vybaven sběrnicí D. I. B. (Dual Independent Bus), kmitočet 100 Mhz.
- Pracovní kmitočet 400 Mhz.
- Rychlá vyrovnávací paměť L1 - 32 kB (16 kB data, 16 kB instrukce).
- Rychlá vyrovnávací paměť L2 - 512 kB nebo 1 MB.
- Adresový prostor 64 GB.
- Rychlá vyrovnávací paměť 8 way (pojem way bude vysvětlen v samostatné přednášce).
- Teplotní sensory umožňují aktivní řízení teplotních podmínek.
- Error Checking and Correction (ECC - dříve tato zkratka znamenala Error Correcting Codes).

- Na datových signálech se provádějí kontroly, chyby jednoduché (1 bit) se opravují, chyby dvojité jsou indikovány.
 - ✓ Údaje o všech chybách jsou zapisovány (tzn. i o náhodných, které se vyskytnou během provozu počítače, tzv. log - záznam) - tyto údaje jsou pak použity pro následnou analýzu možné příčiny chyby (zdroje poruchy).
 - ✓ Jsou kontrolovány systémové sběrnice a sběrnice rychlé vyrovnávací paměti L2.
- Functional Redundancy Checking - srovnávají se výstupy dvou procesorů, pokud je rozdíl, pak je to oznámeno systému.
- System Management Bus - v procesoru Xeon je tento pojem rozšířen o další prvky:
 - ✓ Teplotní sensor.
 - ✓ Processor Information ROM (PIROM) - je v něm uložena informace o procesoru, do něhož je zabudována (64

bitové číslo procesoru, specifikace procesoru a L2....).

- ✓ Scratch EEPROM - z výroby (od firmy Intel) je dodávána prázdná a je na výrobcu systémových desek, jak ji využije (informace o systému a procesoru,).
- ✓ Poznámka: PIROM a EEPROM představují zřejmě to, co dříve SETUP.

Wired for Management (WfM)

Sestava systému

- Pro účely WfM je definováno vybavení počítače, (technické i programové komponenty).

New System Setup and Remote Control

- Počítač může být konfigurován nebo rekonfigurován na dálku,

dokonce i když nemá na HD nainstalován systém.

- Součástí BIOSu počítače je program (agent) který umožňuje se do počítače dostat ještě před zavedením systému.
- Na počítači je možné na dálku nastavit konfiguraci (setup) a nainstalovat operační systém bez přítomnosti obsluhy.
- Možnost dělat technické zásahy na dálku (diagnostika).
- Built-in monitoring - záznamy důležitých stavů počítače ⇒ snadnější diagnostika.

Off-hours Maintenance

- Možnost „probuzení“ počítače na dálku ⇒ možnost provádět údržbu na dálku z jednoho místa mimo hodiny největšího provozu

(antivirové kontroly, zálohování disků, upgrade,).

Úsporný režim (reduced power consumption)

- Snížený příkon - možnost přechodu do stavu klidu.