

Zadání:

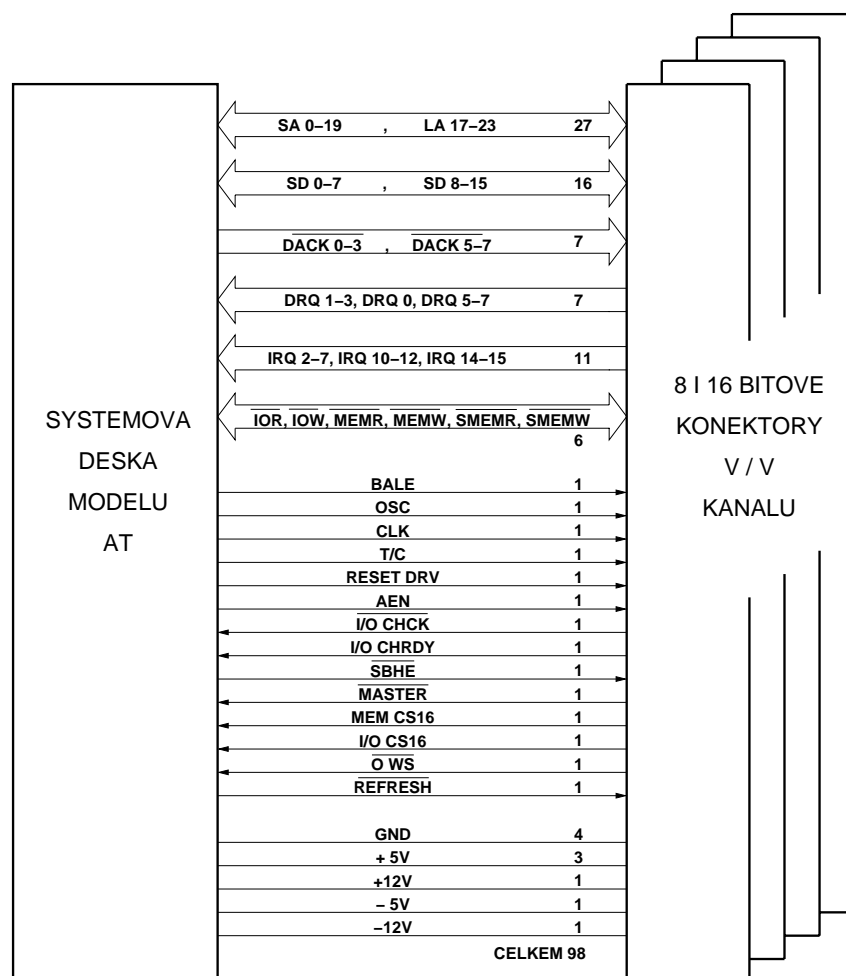
1. Seznamte se s rozmístěním signálů sběrnice ISA na přímém konektoru.
2. Připojte logický analyzátor na sběrnici. Jakou periodu vzorkování nastavíte na logickém analyzátoru?
3. Vyvolejte 8-mi bitový zápis do I/O portu 301h a zachyťte cyklus sběrnice, který realizuje tento zápis na logickém analyzátoru. Totéž proveďte pro čtení z portu 302h. Za jak dlouho jsou k dispozici data od sestupné hrany výkonného signálu při čtení a při zápisu a proč? Zobrazte i hodiny sběrnice, zjistěte, kolik taktů čtení a zápis trvají.
4. Vyvolejte 8-mi bitové čtení a zápis z/do paměti (např. na adrese 0D000:0000h), zjistěte kolik taktů hodin sběrnice cykly trvají. Jaký je rozdíl mezi délkou cyklu čtení z paměti a z I/O registru? Co z toho plyne pro periferie mapované do paměti?
5. Vyvolejte 16-ti bitový zápis na port 300h, sledujte na logickém analyzátoru. Co se objeví na portu 301h (segmentovky)?

Sběrnice ISA (model AT)

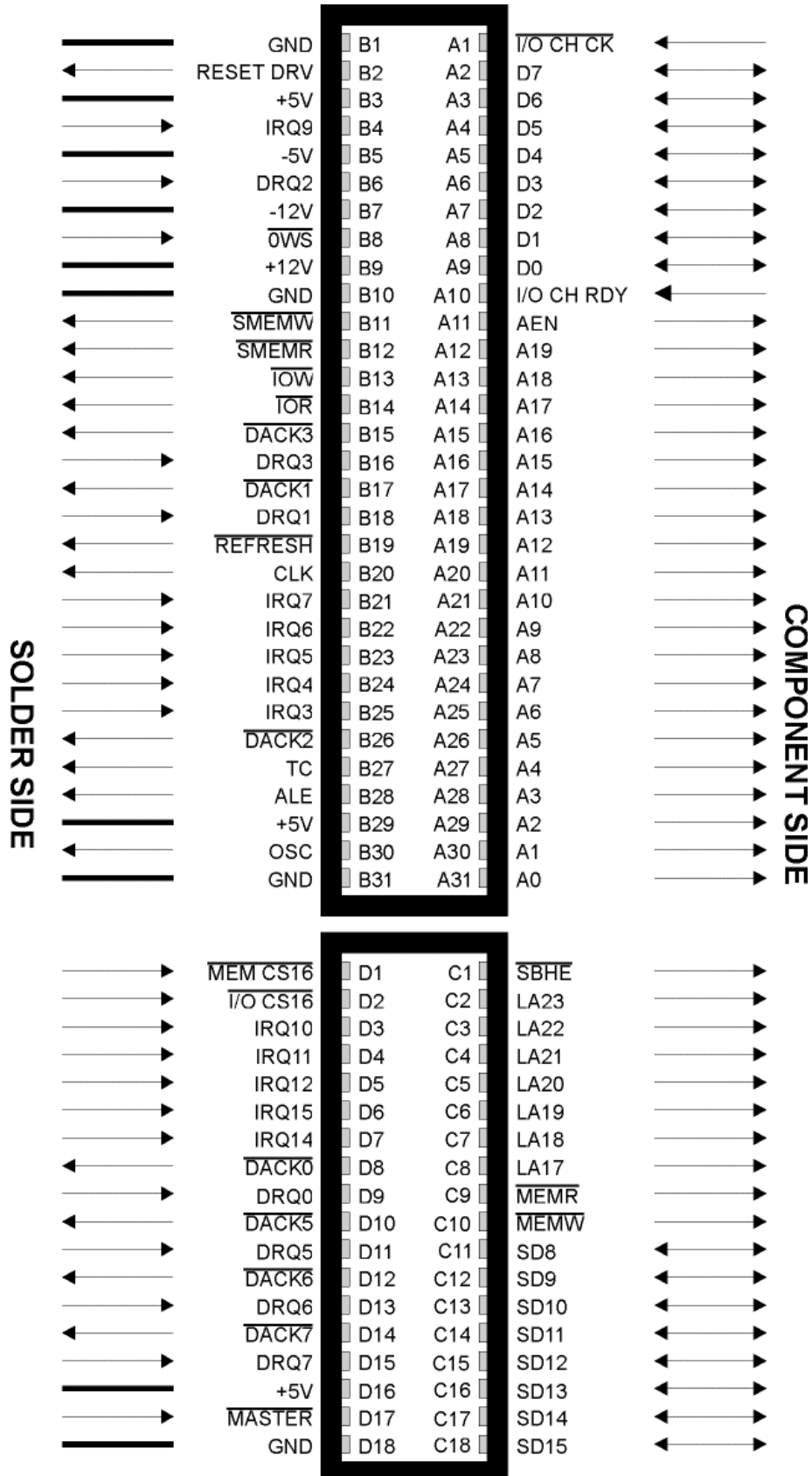
Sběrnice ISA (Industry Standard Architecture) model AT:

- 16-bitová datová sběrnice,
- 24-bitová adresová sběrnice,
- 7 DMA kanálů (DMA 0-3, 5-7),
- 11 přerušovacích linek (IRQ 2-7, 10-12, 14-15).

Sběrnice ISA (model AT) dodržuje plnou zpětnou kompatibilitu s předešlou sběrnicí ISA (PC XT). To znamená, že uživatel může používat přídatné karty určené pro PC XT i v počítači se sběrnicí ISA. Kompatibilitu je dosaženo tak, že 62 vodičová PC XT ISA sběrnice se rozšířila o dalších 36 vodičů a odpovídající slot se rozšířil o další konektor umístěný v jedné řadě hned za starším 8bitovým slotem pro PC XT.

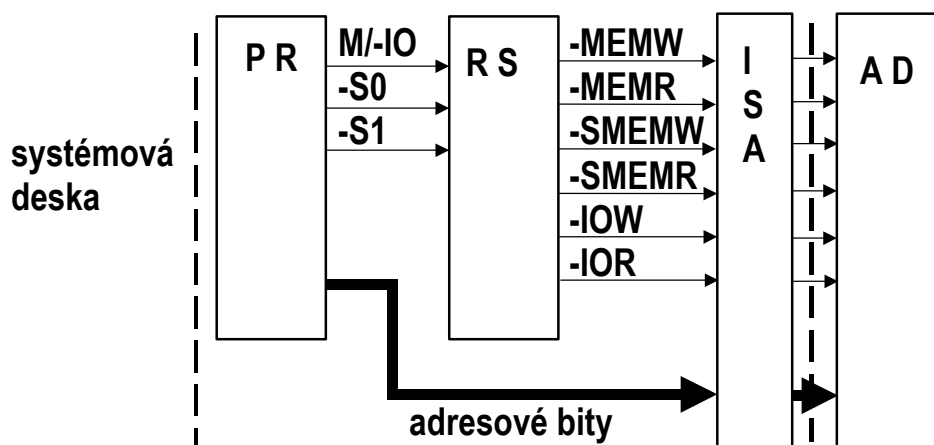


ISA konektor



Sběrnice ISA - signály

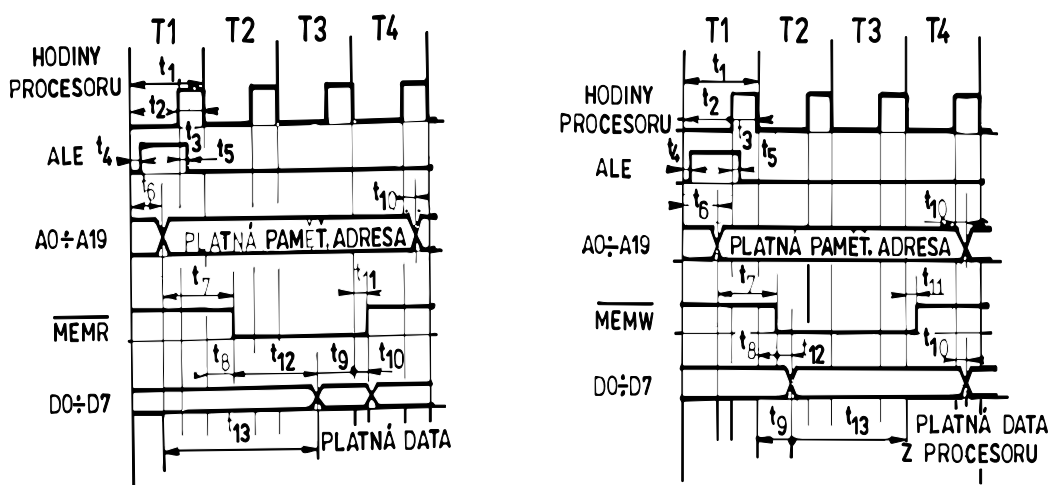
- Signály **IOR**, **IOW** – zápis do registrů, jsou odvozeny od instrukcí IN/OUT – izolované vstupy/výstupy.
- Signály **MEMR** (čtení z paměti kdekoli v adresovém prostoru), **MEMW** (zápis do paměti kdekoli v adresovém prostoru), **SMEMR** (čtení z adresy v 1. MB operační paměti na systémové desce), **SMEMW** (zápis na adresu v 1. MB operační paměti na systémové desce).
- Sběrnice PC XT zná pouze signály **IOR**, **IOW**, **MEMR**, **MEMW**.



PR - procesor, RS - řadič sběrnice, AD - adaptér

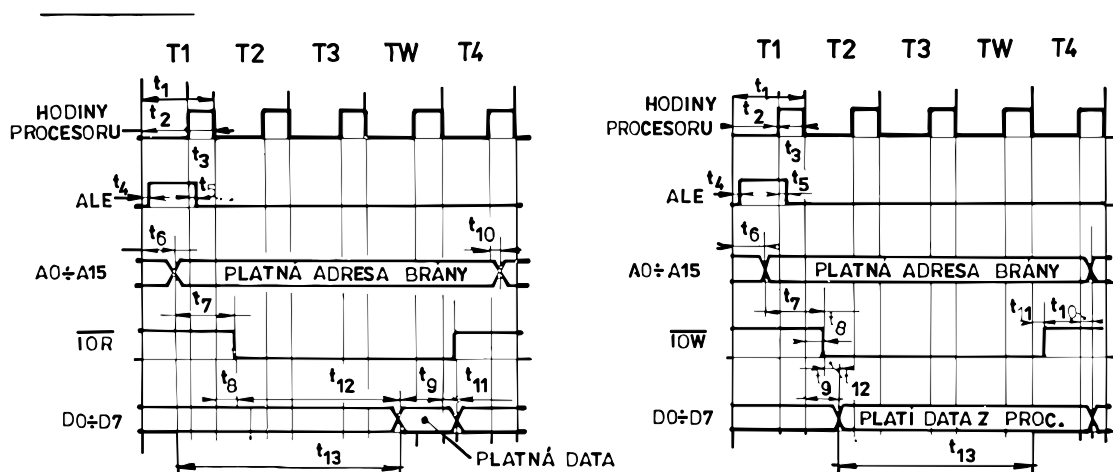
Obr. 1: Struktura systémová deska - adaptér PZ pro PC AT

Časové diagramy komunikace na sběrnici ISA



Obr. 2: Sběrnice ISA - časové diagramy pro komunikaci s pamětí (čtení/zápis)

- **ALE** - Address Latch Enable
Platnost adresy na adresových bitech A0 - A19
- **MEMR, MEMW** - výkonné signály



Obr. 3: Sběrnice ISA - časové diagramy pro komunikaci s registry

Instrukce IN/OUT

- Vstup slabiky:

IN AL,DX

DX je registr, v němž je uložena adresa vstupního portu.

Výsledek: z takto adresovaného vstupního portu se přenese jedna slabika (8 bitů) do registru procesoru.

- Vstup slova:

IN AX,DX

DX je registr, v němž je uložena adresa vstupního portu.

Výsledek: z takto adresovaného vstupního portu se přenese slovo (16 bitů) do registru procesoru.

- Výstup slabiky:

OUT DX,AL

DX je registr, v němž je uložena adresa výstupního portu.

Výsledek: z registru AL se pošle jedna slabika (8 bitů) do výstupního registru, jehož adresa je uložena v registru DX.

- Výstup slova

OUT DX,AX

DX je registr, v němž je uložena adresa výstupního portu.

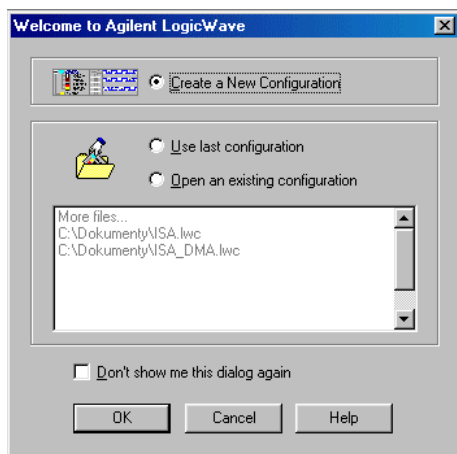
Výsledek: z registru AX se pošle jedno slovo (16 bitů) do výstupního registru, jehož adresa je uložena v registru DX.

Přípravek zajišťující přístup k signálům sběrnice PC ISA

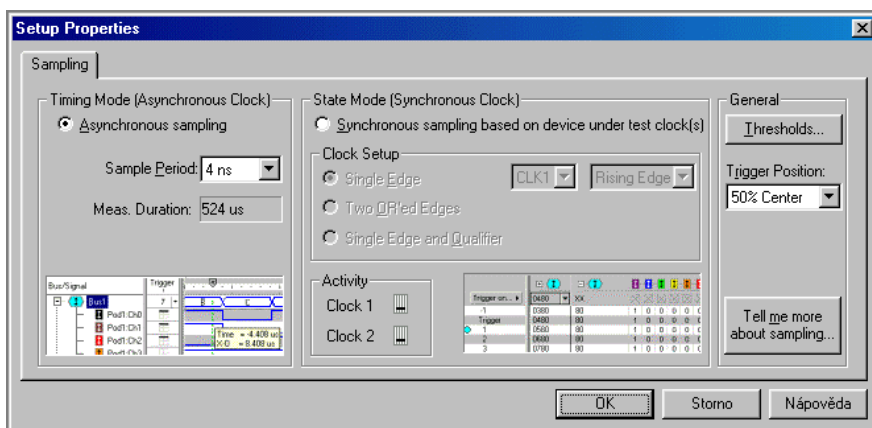
Jde o desku s plošnými spoji, která je opatřena nožovým konektorem pro zasunutí do konektoru sběrnice ISA. Na druhém konci obsahuje vývody sběrnice, které jsou přístupné pro připojení na vstupní kanály logického analyzátoru.

Logický analyzátor

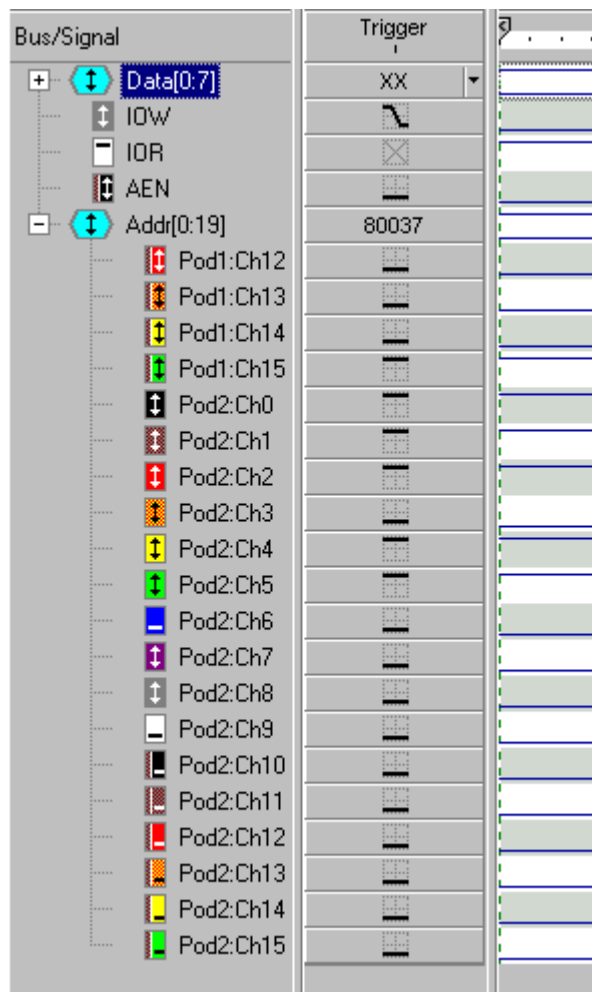
- Pro měření této úlohy použijte logický analyzátor Agilent E9340A. Ovládací program analyzátoru je nainstalován na přenosném počítači, který je u této úlohy k dispozici.
- Ovládací program spustíte prostřednictvím ikony „Agilent LogicWave“. Po spuštění programu je ověřena komunikace s logickým analyzátozem a spuštěn samočinný test analyzátoru. Po ukončení samočinného testu můžete začít s analyzátozem pracovat
- Nejprve vytvořte novou konfiguraci analyzátoru:



- Zvolte vhodnou vzorkovací frekvenci:



- Přiřaďte k měřícím bodům názvy signálů a sběrnic na něž jsou měřící body připojeny a zvolte vhodnou spouštěcí podmínku (Trigger) měření.



- Spusťte vlastní měření prostřednictvím nabídky Run/Stop.

Příloha

Adresový prostor sběrnice ISA

Port	
000-00F	DMA Controller
010-01F	DMA Controller (PS/2)
020-02F	Master Programmable Interrupt Controller (PIC)
030-03F	Slave PIC
040-05F	Programmable Interval Timer (PIT)
060-06F	Keyboard Controller
070-071	Real Time Clock
080-083	DMA Page Registers
090-097	Programmable Option Select (PS/2)
0A0-0AF	PIC #2
0C0-0CF	DMAC #2
0E0-0EF	reserved
0F0-0FF	Math coprocessor, PCJr Disk Controller
100-10F	Programmable Option Select (PS/2)
110-16F	AVAILABLE
170-17F	Hard Drive 1 (AT)
180-1EF	AVAILABLE
1F0-1FF	Hard Drive 0 (AT)
200-20F	Game Adapter
210-217	Expansion Card Ports
220-26F	AVAILABLE
270-27F	Parallel Port 3
280-2A1	AVAILABLE
2A2-2A3	clock
2B0-2DF	EGA/Video
2E2-2E3	Data Acquisition Adapter (AT)
2E8-2EF	Serial Port COM4
2F0-2F7	Reserved
2F8-2FF	Serial Port COM2
300-31F	Prototype Adapter, Periscope Hardware Debugger
320-32F	AVAILABLE
330-33F	Reserved for XT/370
340-35F	AVAILABLE
360-36F	Network
370-377	Floppy Disk Controller
378-37F	Parallel Port 2
380-38F	SDLC Adapter
390-39F	Cluster Adapter
3A0-3AF	reserved
3B0-3BB	Monochrome Adapter
3BC-3BF	Parallel Port 1
3C0-3CF	EGA/VGA
3D0-3DF	Color Graphics Adapter (CGA)
3E0-3EF	Serial Port COM3
3F0-3F7	Floppy Disk Controller
3F8-3FF	Serial Port COM1

Tab. 1: V/V adresový prostor sběrnice ISA (isolované vstupy/výstupy)

00000-9FFFF	System RAM (640k)
A0000-AFFFF	EGA/VGA Video RAM
B0000-BFFFF	Hercules/Mono/CGA Video RAM
C0000-C7FFF	Video ROM
C8000-CFFFF	Hard drive adapter BIOS ROM
D0000-D7FFF	I/O Expansion ROM (unused on most systems)
D8000-DFFFF	PC JR Cartridge (unused on most systems)
E0000-EFFFF	Expansion ROM (unused on some systems)
F0000-FFFFFF	System ROM
100000+	System RAM (extended memory)

Tab. 2: V/V adresový prostor sběrnice ISA