

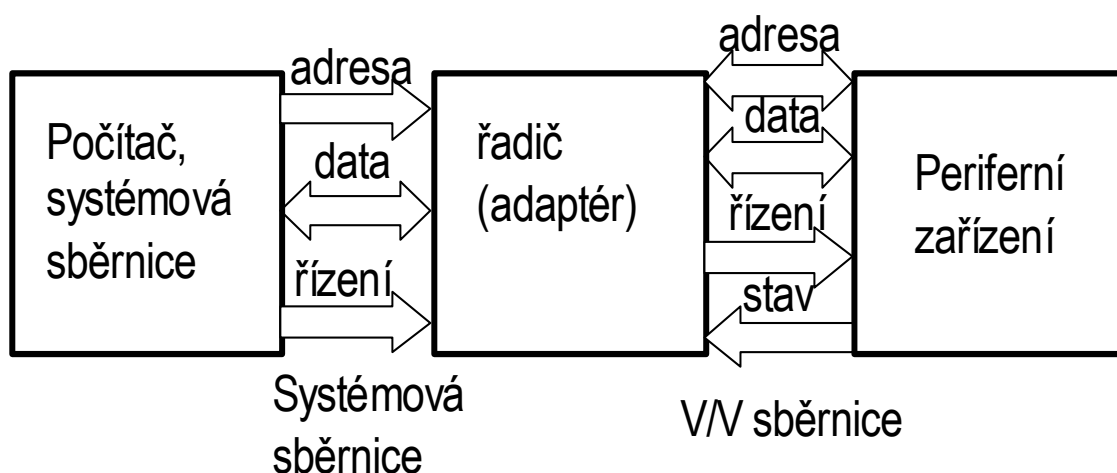
# PERIFERNÍ ZAŘÍZENÍ

Přednášející: Zdeněk Kotásek

Ústav počítačových systémů, místnost č. 25

## Periferní operace – základní principy

- Na periferní operaci se podílejí:  
počítač – systémová sběrnice – adaptér – V/V  
sběrnice – PZ.



- Při úvahách o způsobu realizace periferní operaci je třeba řešit:
  - způsob zahájení periferní operace,
  - komunikace mezi zařízeními na systémové sběrnici podílejícími se na periferní operaci (procesor → řadič PZ a naopak, nebo komunikace mezi zařízeními přímo bez účasti procesoru – např. sběrnice UNIBUS),
  - komunikace mezi zařízeními na V/V sběrnici podílejícími se na periferní operaci,
  - jakým způsobem bude realizován přenos dat na systémové sběrnici,
  - jakým způsobem bude realizován přenos dat na V/V sběrnici (mezi řadičem a PZ a naopak),

- jakým způsobem bude procesor informován o stavu PZ (velmi důležité, protože V/V operaci PZ nemá smysl začínat, pokud je PZ n připraveno nebo v poruše, stejně tak validita dat získaných v průběhu periferní operace, během níž došlo k poruše, je diskutabilní) => stav PZ se zjišťuje vždy před zahájením a po skončení PZ,
- jakým způsobem bude procesor informován o ukončení PO, pokud byla periferní operace realizována autonomně,
- způsob ukončení periferní operace (stavová informace, reakce na chybové a poruchové stavy).

## Principy komunikace mezi procesorem a řadičem (nebo jiným zařízením v systémové sběrnici)

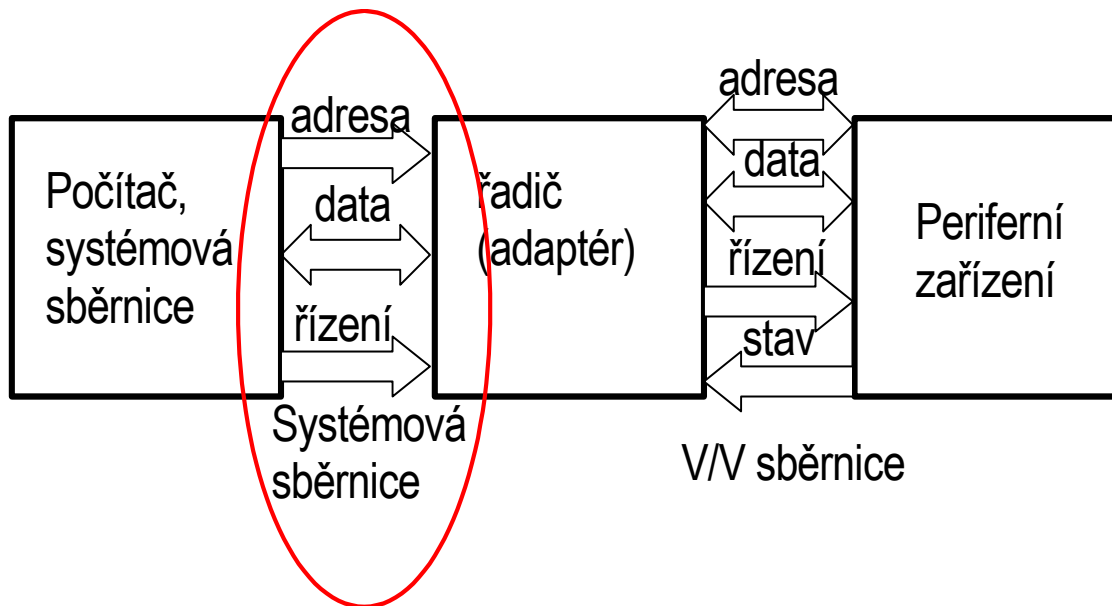
- Je založena na komunikaci s registry řadiče (čtení/zápis), tento způsob komunikace je realizován např. před zahájením periferní operace a po jejím skončení.
- Odehraje se na základě realizace *instrukce vstupu/výstupu*, příp. jiné skupiny instrukcí (viz vstupy/výstupy mapované do adresového prostoru operační paměti).
- Typy přenosů:
  - mezi univerzálním registrem procesoru (dříve střadačem) a registrem řadiče (adresován na sběrnici je registr řadiče), instrukce vstupu/výstupu – pouze omezený repertoár
  - není možné realizovat přenos mezi registrem řadiče a pamětí – adresy obou by musely být ve stejném okamžiku vystaveny na sběrnici,
  - přenosy dat mezi řadičem (jeho datovým registrem) a pamětí se odehrávají vždy ve 2 fázích: registr řadiče → universální registr procesoru, universální registr procesoru → paměť.

- Stejný problém vzniká při přenosech DMA (Direct Memory Address) - přímý přístup do paměti – tam je způsob současného adresování dvou komponent, mezi nimiž je realizován přenos, řešen podobně.
- Pozor: při DMA přenosech je procesor mimo hru – data se přenášejí z řadiče PZ přímo do operační paměti.

## **Dva způsoby komunikace s registry řadiče:**

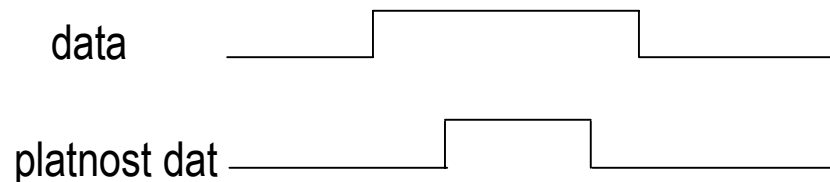
- izolované vstupy/výstupy (instrukce typu IN/OUT),
  - vstupy/výstupy mapované do paměťového prostoru operační paměti (instrukce pro práci s pamětí).
- 
- Principy komunikace přes DMA - bude samostatná přednáška.
  - Principy komunikace s využitím přerušování - bude samostatná přednáška.
  - Obě tyto problematiky patří do oblasti řízení periferních operací.

## Systemová sběrnice:



- ISA, EISA, PCI (a její další alternativy) – systémové sběrnice, které našly uplatnění v personálních počítačích.
- Přechod na vyšší typ systémové sběrnice – většinou proto, poněvadž se zvýší požadavky na rychlost sběrnice (v důsledku zvyšování rychlosti procesoru) a na její šířku (v důsledku rozšíření sběrnice procesoru).
- PC - přechod z ISA na PCI: nutnost zachovat možnost používat v počítačích s vyšším typem sběrnice i starší typy řadičů/adaptérů – Pentium se systémovou sběrnicí PCI bylo vybavováno do nedávné doby sběrnicí ISA (konektor ISA na systémové desce) – **kompatibilita zdola**.

- Typy informace přenášená po sběrnici (data, adresy, příkazy, stavová informace).
- Časová relaci mezi daty a řídicími signály:



- Na sběrnici jsou nejprve vložena data (na její datovou část), pak je generován řídicí signál, jímž je:
  - pro přijímací stranu vymezena platnost dat na sběrnici,
  - vložena informace z datové sběrnice do registru na přijímací straně (funguje jako synchronizační signál – hodiny - pro datový registr).



## **Pojem sdílená/nesdílená sběrnice.**

Nesdílená sběrnice – každý typ informace (data, adresy, příkazy, stav) je přenášen po samostatných sadách vodičů).

Sdílená sběrnice – všechny typy informace se posílají po jedné společné sadě vodičů => ve sběrnici pak musí být tzv. identifikační signály, kterými se rozliší, jaký typ informace je v aktuálním okamžiku na sběrnici.

## **Konstrukce systémové sběrnice:**

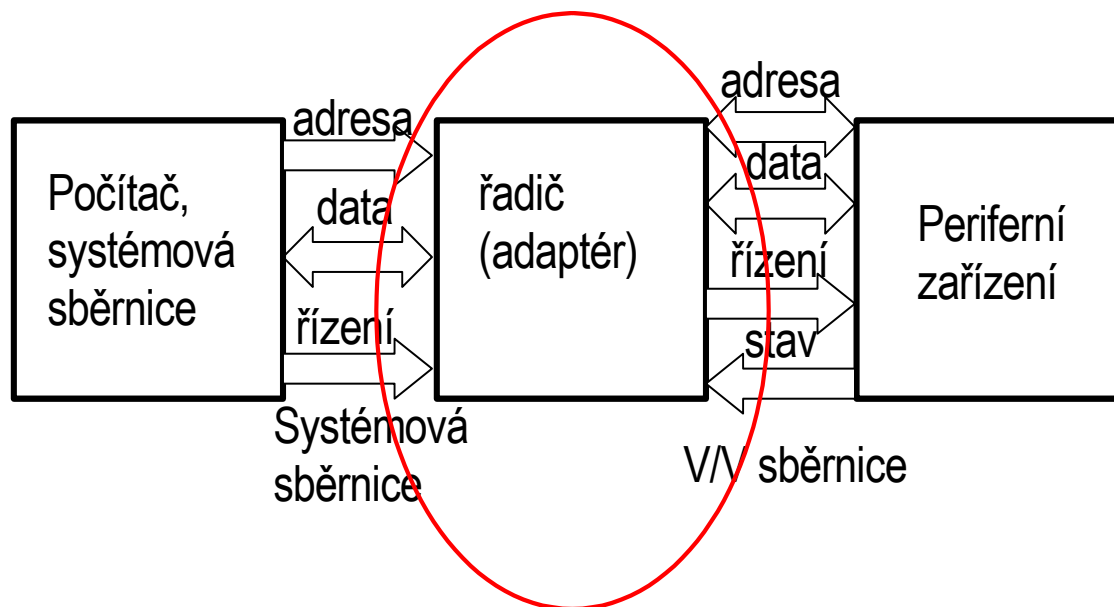
rozvody na systémové desce,  
vyvedená na konektor systémové sběrnice (konektor ISA, EISA, PCI) – někdy nesprávně označovaný jako V/V konektor,  
přes tento konektor komunikuje procesor s řadiči PZ (některé řadiče jsou umístěny na systémové desce).

## **Služby systémové sběrnice**

- přenos dat
- přenos adresy
- řízení
- přenos stavové informace

- Řízení:
  - výkonné signály pro přenos informace
  - signály pro inicializaci a realizaci DMA
  - signály pro inicializaci a realizaci žádosti o přerušení
  - jiné

### Řadič PZ (adaptér)



- Při návrhu řadiče je nutno se zabývat:
  - principy komunikace s procesorem přes systémovou sběrnici,
  - principy komunikace s PZ přes V/V sběrnici,
  - z toho vycházející konstrukcí řadiče.

- Z hlediska provádění periferních operací => v počítači musí být prvek, který řídí PZ, zjišťuje jeho stav, přebírá data a následně je přenáší do procesoru (a v opačném směru) – to jsou funkce řadiče.
- Různá úroveň řízení PO:  
Průběh PO je řízen řadičem, pak signály mezi řadičem a PZ jsou typické pro dané PZ – např. rozhraní ST 506, v němž najdeme signál, jímž se řídí vystavení hlav na požadovanou stopu – jeden puls na tomto vodiči – vystavení o jednu stopu => ze struktury rozhraní jednoznačně poznáme, pro jaký typ PZ bylo toto rozhraní zkonstruováno.  
Autonomní provádění PO – řadič nejprve zjistí stav PZ, pokud je PZ v pořádku, zahájí PO na tomto PZ (vložením parametrů PO do registrů PZ), tu pak PZ realizuje autonomně bez pozornosti procesoru – po jejím skončení jsou pak ve hře mechanismy, jimiž PZ uvědomí řadič a řadič následně procesor, že PO byla skončena.  
 To je okamžik, kdy řadič musí zjistit, jak PO dopadla => musí se zjistit stav PZ, pokud je hlášena nějaká chyba (včetně třeba i poruchy hardware PZ), pak bude PO považována za neplatnou a musí se zopakovat.

Dvě fáze zjišťování stavu – nejprve tzv. stavová slabika (status byte) – v ní bit „vznikla chyba“ (any error) – většinou následkem poruchy komponent disku (hardware).

Analýza stavové slabiky procesorem – pokud vznikla chyba, pak, je nutno získat podrobnější informaci o poruše => následně přenos slabik závad (sense byte) – jeden bit ve slabice závad – jeden typ poruchy.

Čím složitější PZ, tím více slabik závad (disk má výrazně větší počet slabik závad než tiskárna Centronics – ta nemá žádnou, má pouze stavovou slabiku).

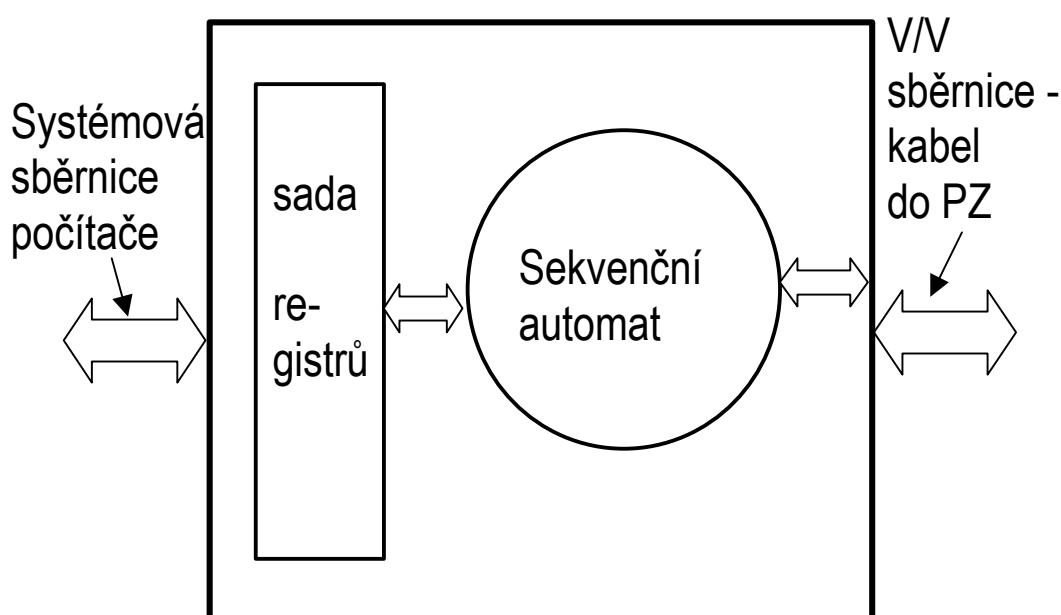
Centronics – tiskárna nemá stavové registry, stavové signály jsou součástí rozhraní – např. „konec papíru“ (paper end).

### **Důležitý dílčí závěr:**

- Zjišťování stavu PZ a jeho následná analýza řadičem PZ je důležitou součástí řízení PO.
- Testy PZ jsou založeny na analýze stavových slabik a slabik závad (programová i manuální).

## Konstrukce řadiče

- Komunikuje s procesorem přes registry řadiče dostupné z procesoru pomocí instrukcí procesoru – do registrů je možné zapisovat, resp. jejich obsah číst.
- Informace uložená v registrech – parametry PO.

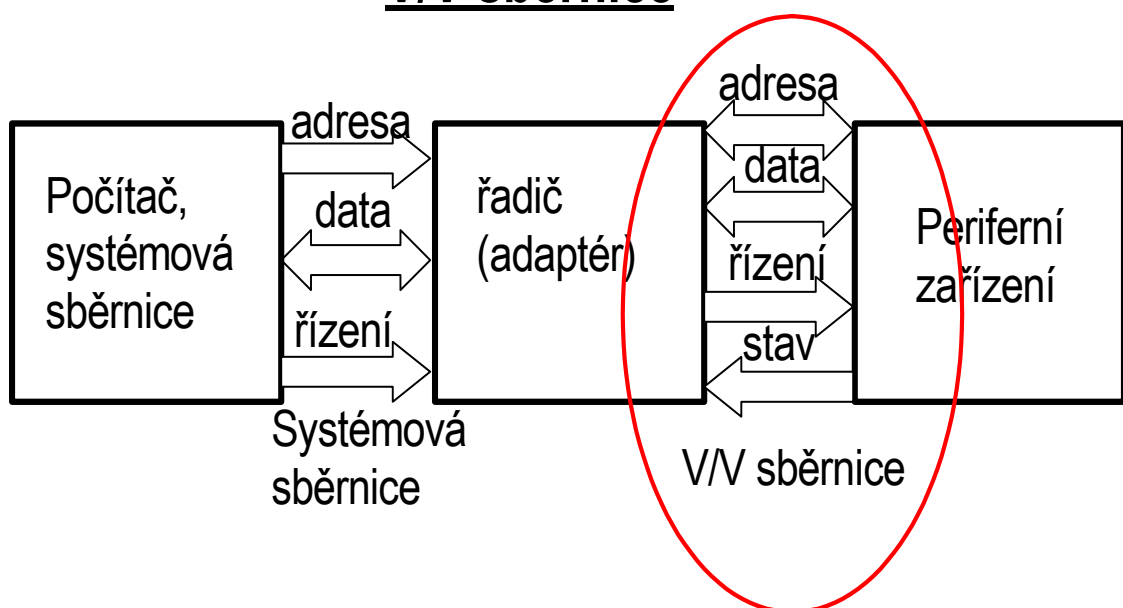


- Pojem *vyrovnávací paměti*
  - Vyrovnávací paměť "vyrovnává" rozdíl v rychlosti zařízení komunikujících mezi sebou.
  - V komunikaci řadič – PZ může být fyzicky umístěna buď v řadiči nebo v PZ.
  - Tiskárna – vyrovnávací paměť s kapacitou řádku/stránky je součástí tiskárny.

- Disková paměť – vyrovnávací paměť je součástí řadiče (kapacita jeden sektor/více sektorů).
- Potřeba existence vyrovnávací paměti souvisí i s potřebou realizovat PO autonomně – data přenést nejprve do vyrovnávací paměti (operace čtení), pak teprve realizovat přenos do operační paměti přes systémovou sběrnici.
- Možný princip činnosti řadiče, spolupráce s počítačem, komunikace s PZ:
  - Procesor vloží do vyrovnávací paměti řadiče data.
  - Procesor vloží do registrů řadiče parametry PO.
  - Nastaví bit "start operace".
  - Sekvenční automat neustále testuje bit "start operace", jakmile zjistí, že je nastaven, zahájí PO s parametry uloženými v registrech řadiče.
  - Řadič provede PO autonomně, bez pozornosti řadiče, konec indikuje nastavením bitu "konec operace".
  - Od bitu "konec operace" je generována „žádost o přerušení“ do systémové sběrnice.
  - Jiná možnost: stav bitu "konec operace" je programově testován procesorem - dnes již málo používaný způsob (programová obsluha PO).

- Procesor "si přečte" (tzn. přenesení obsah) stavového registru (stavová slabika), aby zjistil, zda PO proběhla bez problémů.
- Pokud je ve stavové slabice indikována chyba (porucha), vyžádá si přenesení slabik závad (např. příkazem „ohlaš závady“).
- Shrnutí:
  - Jednotlivé registry jsou programovatelné ze strany procesoru, je možné do nich zapisovat/jejich obsah snímat do procesoru pomocí instrukce IN/OUT.
  - Důležitým registrem je *datový registr*, přes nějž se přenášejí data.
  - Další registry: *řídící registr* (určuje způsob provedení PO), *stavový registr* (stav řadiče a PZ).

### V/V sběrnice



- Příklady:  
Centronics – rozhraní pro připojení tiskárny.  
ST506/IDE/EIDE – rozhraní pro připojení disků.  
SCSI – sběrnice pro připojení různých typů PZ (tiskárna, CD ROM, disky, skenery, ...)
- Všechna tato rozhraní budou podrobně probrána.
- Konstrukce V/V sběrnice (většinou kabel)
- *Blokový (nárazový)/slabikový* režim.  
Blokový režim - přenášejí se souvislé bloky dat.  
Slabikový režim - přenos po slabikách.
- V/V sběrnice může být navržena pouze pro jistý typ PZ (např. sběrnice pro připojení disků) nebo bude určena pro různé typy zařízení (např. sběrnice SCSI).
- Sběrnice SCSI – je možné připojit pevný disk, skener, CD ROM, tiskárnu, ....
- Takový způsob řízení PZ předpokládá vyšší úroveň řízení PZ (např. pomocí příkazů), tyto příkazy jsou pak interpretovány řadiči PZ různým způsobem podle typu PZ.



## Periferní zařízení

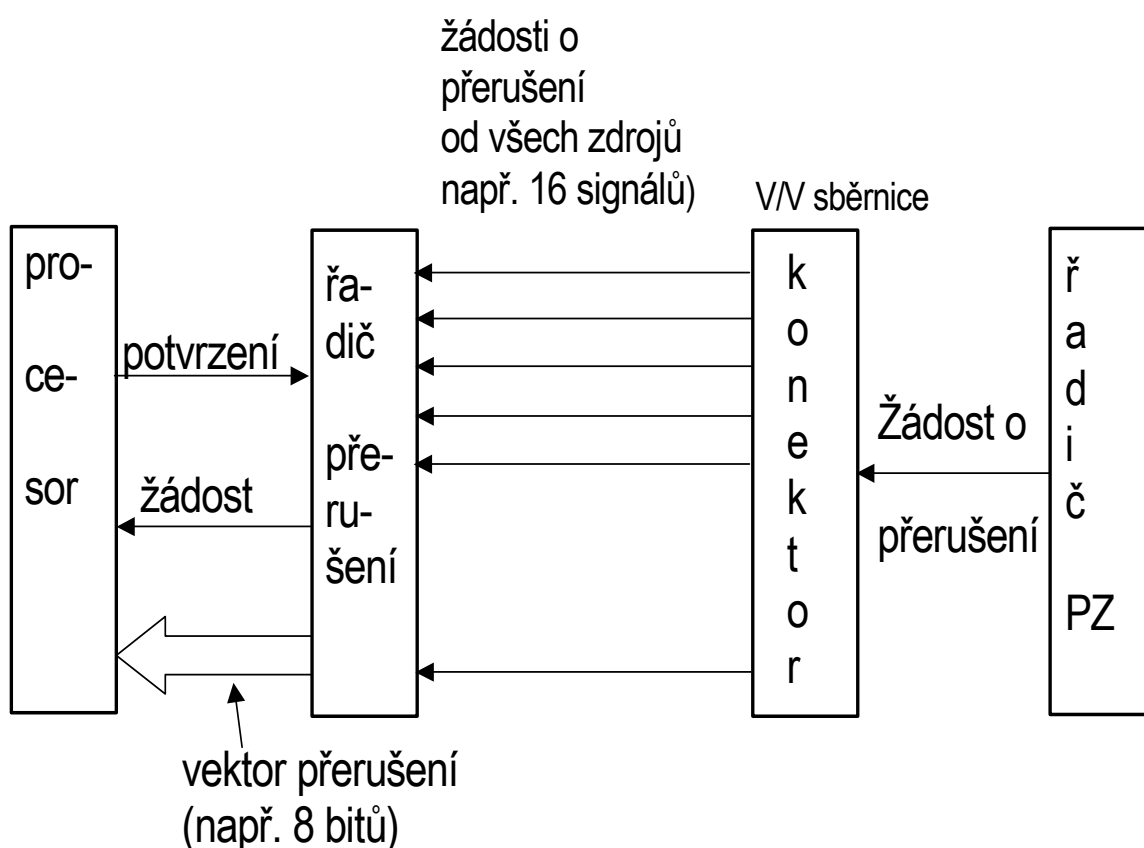
- Pojem *autonomní periferní operace*:  
PZ jsou ve velké většině případů elektromechanická zařízení.  
Mechanická část - vlastní realizace periferní operace (provádí se asynchronně):  
tiskárna - tisk znaku/řádku,  
HDD - vystavení hlav, zápis sektoru.
- Všechny tyto činnosti jsou časově náročné – snaha o to, aby tato činnost byla procesorem byla pouze zahájena a pak řízena řadičem (bez pozornosti procesoru), procesor pak uvědoměn o jejím konci .
- Pokud je na V/V sběrnici (kabel) připojeno více zařízení, pak i na úrovni komunikace řadiče s procesorem existuje možnost zahájení PO na více PZ a čekání na ukončení (typické pro sběrnici SCSI).
- Výstupní periferní operace pak sestává z těchto fází:
  - přenos dat z operační paměti do vyrovnávací paměti řadiče,
  - přenos dat z řadiče do PZ,
  - realizace periferní operace (tisk řádku, zápis sektoru/více sektorů),

- hlášení z PZ do řadiče počítače o skončení operace (V/V sběrnice musí být pro tyto účely vybavena),
  - analýza stavové informace řadičem PZ o výsledku PO,
  - hlášení z řadiče do počítače o skončení operace (možnost využití přerušení)
  - analýza stavové informace o výsledku PO procesorem.
- Při vstupní operaci bude průběh PO analogický.

## **PŘERUŠENÍ**

- PO probíhají autonomně bez pozornosti procesoru – o ukončení PO je třeba informovat procesor – vznikla potřeba zařadit do mechanismu obsluhy PO pojem „požadavek na přerušení“.
- Pro tyto účely musí být vybavena systémová sběrnice tak, aby každý řadič mohl takový požadavek generovat.
- Obdobně musí být vybavena i V/V sběrnice (mezi řadičem a PZ), pokud je na řadič připojeno více PZ – tam to bylo spíše posloupností signálů, která měla význam žádosti o přerušení.
- Po vzniku přerušení musí počítač zajistit přenos stavové slabiky z PZ a její analýzu, tzn. zjistit, jak proběhla periferní operace.

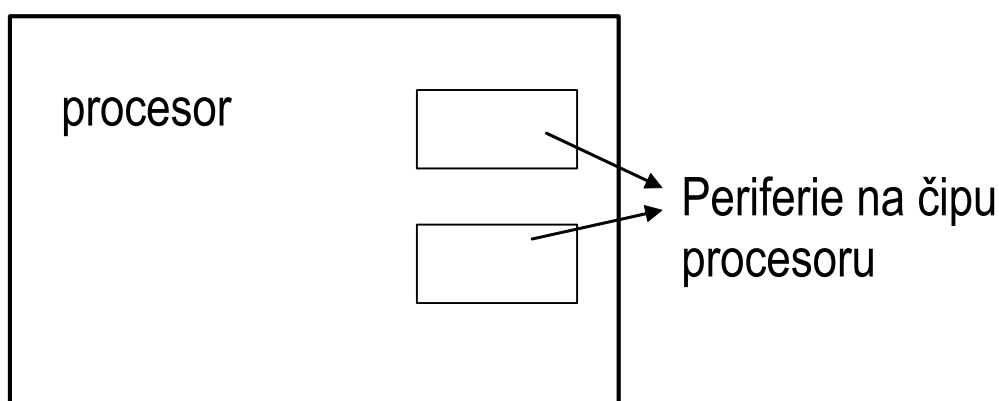
- Pak může následovat přenos slabik závad (při PO vznikla chyba/porucha) nebo přenos dat z vyrovnávací paměti do operační paměti.
- Přerušeni může sloužit také (kromě vstupu/výstupu dat) k synchronizaci programu a vnějších událostí a k okamžité reakci procesoru na důležitou stavovou změnu mimo procesor.



- Každý řadič PZ má na konektoru systémové sběrnice vyhrazenou jednu pozici (vývod konektoru - pin) pro generování žádosti o přerušeni nebo je více žádostí sdruženo do jednoho signálu v systémové sběrnici – tak je to ve sběrnici PCI.

- Tento signál (žádost o přerušení) je mohl být veden přímo do procesoru (nepříliš časté – možné tam, kde je malý počet přerušení - omezení v počtu vývodů, které jsou na pouzdru procesoru k dispozici).
- Řešení - mezi řadiče PZ a procesor zařadit prvek, který slučuje žádosti o přerušení z řadičů PZ a redukuje tak počet signálů pro komunikaci s procesorem na minimum (2 signály - žádost, potvrzení).
- Každý řadič vysílá jednu žádost o přerušení.
- Řadič přerušení – sdružuje žádosti o přerušení od jednotlivých zdrojů, řeší priority, zajišťuje první kroky obsluhy přerušení, komunikuje jednotným způsobem s procesorem tak, aby vyvolal potřebnou obslužnou rutinu přerušení.
- Důležité: řadič přerušení posílá do procesoru informaci o tom, které přerušení bude obslouženo – např. vektor přerušení (jsou i jiné možnosti).
- Vektor přerušení – ukazatel do tabulky přerušovacích vektorů (v ní jsou uloženy adresy počátečního bodu přerušovacích rutin – celkem 256 adres – takto je to v PC).
- Systémová sběrnice (např. ISA nebo PCI) je rozvedena na systémové desce, řadič přerušení je na systémové desce.
- Je navíc vyvedena na konektor, do něhož je zasunut řadič PZ.

- Vnitřní přerušení  
Jsou generována periferiemi, která jsou na čipu procesoru (v některých sestavách např. sériový nebo paralelní port).



- Vnější přerušení  
Přerušení od zařízení přístupného přes systémovou sběrnici.
- Programové přerušení – způsobené instrukcí INT x.
- Nemaskovatelné přerušení – přerušení mající vysokou prioritu.

## Přenosy dat s využitím přímého přístupu do paměti - DMA

- Přenos DMA - **data se přenášejí z datového registru** (např. řadiče periferního zařízení) **přes sběrnici do operační paměti** (ne přes procesor ani přes řadič DMA).

- Přenos je řízen **řadičem DMA** a nesouvisí s realizací instrukce.
- Řadič DMA - automat, který umí totéž co řadič sběrnice (generovat řídicí signály sběrnice).
- Další prvek, který umí řídit sběrnici - **bus master** - viz dokumentace k řadičům PZ dnešních PC.
- Mechanismus realizace přenosu DMA - výsledek jistého procesu začínající žádostí o přenos DMA některým z řadičů periferního zařízení.

